

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005 年 8 月 11 日 (11.08.2005)

PCT

(10) 国際公開番号
WO 2005/073683 A1

- (51) 国際特許分類: G01J 1/44, G01B 11/00, H01L 27/146, 31/10, H04N 5/335
- (21) 国際出願番号: PCT/JP2005/001356
- (22) 国際出願日: 2005 年 1 月 31 日 (31.01.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願2004-025871 2004 年 2 月 2 日 (02.02.2004) JP
- (71) 出願人(米国を除く全ての指定国について): 浜松ホトニクス株式会社 (HAMAMATSU PHOTONICS K.K.)

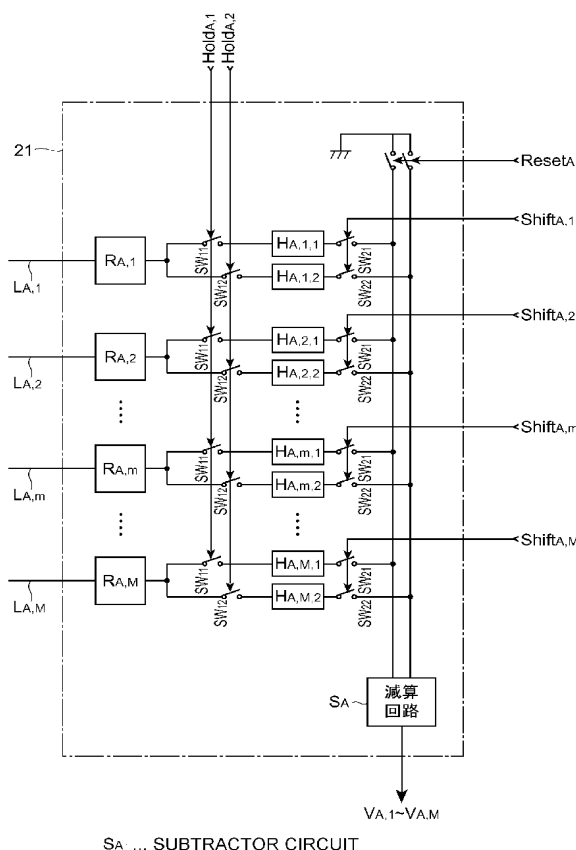
[JP/JP]; 〒4358558 静岡県浜松市市野町 1 1 2 6 番地の 1 Shizuoka (JP).

- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 杉山 行信 (SUGIYAMA, Yukinobu) [JP/JP]; 〒4358558 静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内 Shizuoka (JP). 水野 誠一郎 (MIZUNO, Seiichiro) [JP/JP]; 〒4358558 静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内 Shizuoka (JP).
- (74) 代理人: 長谷川 芳樹, 外(HASEGAWA, Yoshiki et al.); 〒1040061 東京都中央区銀座一丁目 1 0 番 6 号銀座ファーストビル 創英国際特許法律事務所 Tokyo (JP).

[続葉有]

(54) Title: PHOTODETECTOR DEVICE

(54) 発明の名称: 光検出装置



SA ... SUBTRACTOR CIRCUIT

n 列を構成する画素群に含まれるM個の第2フォトダイオードが別の複数の配線により電気的に接続されている。信号処理部は、M個の第1読出回路及びN個の第2読出回路を含み、該信号処理部は、複数の配線に接続された第1フォトダイオードで発生した電荷を第

(57) Abstract: A photodetector device capable of obtaining an incident light intensity distribution at the same timing even when the incident light intensity distribution varies with time. The photodetector device includes a photodetector part, in which a plurality of pixels are two-dimensionally arranged, and a signal processing part. Each of the plurality of pixels constituting the photodetector part has first and second photodiodes. N first photodiodes included in the pixel group constituting the m-th row of the two-dimensional arrangement are electrically connected by a plurality of wires, while M second photodiodes included in the pixel group constituting the n-th row of the two-dimensional arrangement are electrically connected by another plurality of wires. The signal processing part includes M first read circuits and N second read circuits. The signal processing part forwards the charges generated by the first photodiodes connected by the plurality of wires into the first read circuits, and outputs the voltage values in accordance with the charge amounts in the first read circuits. On the other hand, the signal processing part forwards the charges generated by the second photodiodes connected by the other plurality of wires into the second read circuits, and outputs the voltage values in accordance with the charge amounts in the second read circuits.

(57) 要約: この発明は、入射光強度分布が時間的に変化する場合であっても同一タイミングで入射光強度分布を得ることが可能な光検出装置に関する。当該光検出装置は、複数の画素が二次元配列された光検出部と、信号処理部とを備える。光検出部を構成する複数の画素それぞれは、第1フォトダイオード及び第2フォトダイオードを有し、二次元配列の第m行を構成する画素群に含まれるN個の第1フォトダイオードが複数の配線により電気的に接続される一方、該二次元配列の第

[続葉有]

WO 2005/073683 A1



(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ,

BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

光検出装置

技術分野

- [0001] この発明は、光検出面上において互いに直交する2方向それぞれの入射光強度分布が検出可能な光検出装置に関するものである。

背景技術

- [0002] 光検出面上において互いに直交する2方向それぞれの入射光強度分布を検出することができる光検出装置として、特許文献1に開示された装置が知られている。この光検出装置は、基板上の光検出面上に複数の画素が二次元配列されており、各画素は、入射光強度に応じた電流値をそれぞれ出力する第1光感応部分及び第2光感応部分が隣接した状態で配設された構造を有する。二次元配列における各行において、その行を構成する画素群に含まれる第1光感応部分は共通配線により電氣的に接続されており、この配線を経て出力される電流値により、光検出面上における入射光強度の二次元分布が行方向に積算された情報(すなわち、列方向の入射光強度分布)が得られる。また、二次元配列における各列において、その列を構成する画素群に含まれる第2光感応部分も別の共通配線により電氣的に接続されており、この配線を経て出力される電流値により、光検出面上の入射光強度の二次元分布が列方向に積算された情報(すなわち、行方向の入射光強度分布)が得られる。このようにして、光検出面上の行方向及び列方向それぞれの入射光強度分布が得られる。
- 特許文献1: 国際公開03/049190号パンフレット

発明の開示

発明が解決しようとする課題

- [0003] 発明者らは、従来の光検出装置について検討した結果、以下のような課題を発見した。すなわち、上記特許文献1に開示された光検出装置は、光検出面上の行方向の入射光強度分布を得るに際して、各列を構成している画素群に含まれる第2光感応部分を接続する共通配線から出力される電流値を時系列に読み出していることから、入射光強度分布(ピーク強度やピーク位置など)が時間的に変化する場合には、

同一タイミングで行方向の入射光強度分布を得ることができないという課題があった。光検出面上における列方向の入射光強度分布を得るに際しても同様である。

- [0004] この発明は、上述のような課題を解決するためになされたものであり、入射光強度分布が時間的に変化する場合であっても同一タイミングで入射光強度分布を得ることが可能な光検出装置を提供することを目的としている。

課題を解決するための手段

- [0005] この発明に係る光検出装置は、光検出部と、信号処理部とを備える。光検出部は、M行N列(M、Nは2以上の整数)に二次元配列された複数の画素と、これら複数の画素で構成された二次元配列の各行に対応して設けられた複数の配線 $L_{A,m}$ (mは1以上M以下の任意の整数)と、各列に対応して設けられた複数の配線 $L_{B,n}$ (nは1以上N以下の任意の整数)とを有する。上記複数の画素それぞれは、第1フォトダイオードPD $_{A,m,n}$ 及び第2フォトダイオードPD $_{B,m,n}$ を有する。上記複数の配線 $L_{A,m}$ は、二次元配列の第m行を構成する画素群に含まれるN個の第1フォトダイオードPD $_{A,m,1}$ 〜PD $_{A,m,N}$ が配線 $L_{A,m}$ により電気的に接続されるよう各行ごとに設けられている。また、複数の配線 $L_{B,n}$ は、二次元配列の第n列を構成する画素群に含まれるM個の第2フォトダイオードPD $_{B,1,n}$ 〜PD $_{B,M,n}$ が配線 $L_{B,n}$ により電気的に接続されるよう各列ごとに設けられている。上記信号処理部は、M個の読出回路R $_{A,1}$ 〜R $_{A,M}$ 及びN個の読出回路R $_{B,1}$ 〜R $_{B,N}$ を含む。上記信号処理部は、配線 $L_{A,m}$ に接続された第1フォトダイオードPD $_{A,m,n}$ で発生した電荷を読出回路R $_{A,m}$ 内に転送し、該読出回路R $_{A,m}$ における電荷量に応じた電圧値を出力する一方、配線 $L_{B,n}$ に接続された第2フォトダイオードPD $_{B,m,n}$ で発生した電荷を読出回路R $_{B,n}$ 内に転送し、該読出回路R $_{B,n}$ における電荷量に応じた電圧値を出力する。

- [0006] 上記光検出装置の光検出部では、複数の画素がM行N列に二次元配列され、第m行第n列の画素が第1フォトダイオードPD $_{A,m,n}$ 及び第2フォトダイオードPD $_{B,m,n}$ を有している。この光検出部に光が入射すると、その光入射位置にある画素に含まれる第1フォトダイオードPD $_{A,m,n}$ 及び第2フォトダイオードPD $_{B,m,n}$ で電荷が発生する。第1フォトダイオードPD $_{A,m,n}$ で発生した電荷は、配線 $L_{A,m}$ を経て、読出回路R $_{A,m}$ に転送されて保持され、この読出回路R $_{A,m}$ に保持された電荷量に応じた電圧値V $_{A,m}$ が出力さ

れる。また、第2フォトダイオードPD_{B,m,n}で発生した電荷は、配線L_{B,n}を経て、読出回路R_{B,n}に転送されて保持され、この読出回路R_{B,n}に保持された電荷量に応じた電圧値V_{B,n}が出力される。一方、上記信号処理部では、M行N列に二次元配列された複数の画素のうち第m行に対応して読出回路R_{A,m}が設けられていて、これらM個の読出回路R_{A,1}〜R_{A,M}は同一タイミングで動作し得る。また、第n列に対応して読出回路R_{B,n}が設けられていて、これらN個の読出回路R_{B,1}〜R_{B,N}は同一タイミングで動作し得る。したがって、この発明に係る光検出装置は、入射光強度分布が時間的に変化する場合であっても同一タイミングで入射光強度分布を得ることができる。

[0007] 上記読出回路R_{A,m}及び読出回路R_{B,n}のそれぞれは、電荷を保持する容量部と、容量部に保持されている電荷量に応じた電圧値を出力する増幅手段と、フォトダイオードで発生した電荷を容量部へ転送する転送手段と、容量部の電荷を放電する放電手段とを有するのが好ましい。この場合、読出回路R_{A,m}及び読出回路R_{B,n}それぞれにおいて、フォトダイオードで発生した電荷は、配線を経て、転送手段により容量部に転送され、この容量部に保持される。そして、この容量部に保持されている電荷量に応じた電圧値が増幅手段により出力される。また、この容量部の電荷は放電手段により放電される。なお、容量部は、意図的に容量素子として作られたものであってもよいし、増幅手段、転送手段及び放電手段それぞれがトランジスタで構成される場合には、該トランジスタのゲート容量、ドレイン容量又はソース容量であってもよいし、配線容量であってもよく、さらに、これらの組み合わせであってもよい。

[0008] 上記第1フォトダイオードPD_{A,m,n}及び第2フォトダイオードPD_{B,m,n}それぞれは、第1導電型の第1半導体領域と、該第1導電型の第1半導体領域とともにpn接合を形成するよう該第1導電型の第1半導体領域上に設けられた第2導電型の第2半導体領域と、該第2導電型の第2半導体領域とともにpn接合を形成するよう該第2半導体領域及びその周辺の上に設けられた第1導電型の第3半導体領域とを備えるのが好ましい。このようにフォトダイオードが埋込型である場合には、空乏層が半導体領域と絶縁層の界面に触れることなく、該半導体領域と絶縁層の界面の結晶構造の乱れに起因するリーク電流の発生が抑制され、光検出のS/N比が優れる。

[0009] 上記信号処理部は、M個の保持回路H_{A,1,1}〜H_{A,M,1}、M個の保持回路H_{A,1,2}〜H_{A,}

、N個の保持回路 $H_{B,1,1} \sim H_{B,N,1}$ 、N個の保持回路 $H_{B,1,2} \sim H_{B,N,2}$ 、第1減算回路及び第2減算回路を更に含んでもよい。この場合、保持回路 $H_{A,m,1}$ 及び保持回路 $H_{A,m,2}$ のいずれかが読出回路 $R_{A,m}$ から出力される電圧値を保持し、保持回路 $H_{B,n,1}$ 及び保持回路 $H_{B,n,2}$ のいずれかが読出回路 $R_{B,n}$ から出力される電圧値を保持する。また、第1減算回路は、保持回路 $H_{A,m,1}$ から出力される電圧値 $V_{A,m,1}$ と、保持回路 $H_{A,m,2}$ から出力される電圧値 $V_{A,m,2}$ とを入力し、これら電圧値の差($V_{A,m,1} - V_{A,m,2}$)を表す電圧値を出力する。そして、第2減算回路は、保持回路 $H_{B,n,1}$ から出力される電圧値 $V_{B,n,1}$ と、保持回路 $H_{B,n,2}$ から出力される電圧値 $V_{B,n,2}$ とを入力し、これら電圧値の差($V_{B,n,1} - V_{B,n,2}$)を表す電圧値を出力する。

[0010] このとき上記信号処理部は、第1信号処理部と第2信号処理部とに区分される。すなわち、一方の第1信号処理部は、M個の読出回路 $R_{A,1} \sim R_{A,M}$ 、M個の保持回路 $H_{A,1,1} \sim H_{A,M,1}$ 、M個の保持回路 $H_{A,1,2} \sim H_{A,M,2}$ 及び第1減算回路を含む。他方の第2信号処理部は、N個の読出回路 $R_{B,1} \sim R_{B,N}$ 、N個の保持回路 $H_{B,1,1} \sim H_{B,N,1}$ 、N個の保持回路 $H_{B,1,2} \sim H_{B,N,2}$ 及び第2減算回路を含む。そして、第1信号処理部では、読出回路 $R_{A,m}$ から出力される電圧値が保持回路 $H_{A,m,1}$ 及び保持回路 $H_{A,m,2}$ のいずれかに保持され、第1減算回路は、保持回路 $H_{A,m,1}$ から出力される電圧値 $V_{A,m,1}$ と、保持回路 $H_{A,m,2}$ から出力される電圧値 $V_{A,m,2}$ との差($V_{A,m,1} - V_{A,m,2}$)を表す電圧値を出力する。一方、第2信号処理部では、読出回路 $R_{B,n}$ から出力される電圧値が保持回路 $H_{B,n,1}$ 及び保持回路 $H_{B,n,2}$ のいずれかに保持され、第2減算回路は、保持回路 $H_{B,n,1}$ から出力される電圧値 $V_{B,n,1}$ と、保持回路 $H_{B,n,2}$ から出力される電圧値 $V_{B,n,2}$ との差($V_{B,n,1} - V_{B,n,2}$)を表す電圧値を出力する。このような構成により、第1信号処理部と第2信号処理部とは並列的に動作することができる。

[0011] 上記信号処理部は、M個の保持回路 $H_{A,1,1} \sim H_{A,M,1}$ 、M個の保持回路 $H_{A,1,2} \sim H_{A,M,2}$ 、N個の保持回路 $H_{B,1,1} \sim H_{B,N,1}$ 、N個の保持回路 $H_{B,1,2} \sim H_{B,N,2}$ 及び減算回路を更に含んでもよい。この場合、保持回路 $H_{A,m,1}$ 及び保持回路 $H_{A,m,2}$ のいずれかが読出回路 $R_{A,m}$ から出力される電圧値を保持し、保持回路 $H_{B,n,1}$ 及び保持回路 $H_{B,n,2}$ のいずれかが読出回路 $R_{B,n}$ から出力される電圧値を保持する。また、減算回路は、保持回路 $H_{A,m,1}$ から出力される電圧値 $V_{A,m,1}$ と、保持回路 $H_{A,m,2}$ から出力される電圧値

$V_{A,m,2}$ とを入力し、これら電圧値の差($V_{A,m,1} - V_{A,m,2}$)を表す電圧値を出力するとともに、保持回路 $H_{B,n,1}$ から出力される電圧値 $V_{B,n,1}$ と、保持回路 $H_{B,n,2}$ から出力される電圧値 $V_{B,n,2}$ とを入力し、これら電圧値の差($V_{B,n,1} - V_{B,n,2}$)を表す電圧値を出力する。

[0012] このとき、読出回路 $R_{A,m}$ から出力される電圧値は保持回路 $H_{A,m,1}$ 及び保持回路 $H_{A,m,2}$ のいずれかに保持され、読出回路 $R_{B,n}$ から出力される電圧値は保持回路 $H_{B,n,1}$ 及び保持回路 $H_{B,n,2}$ のいずれかに保持される。また、減算回路は、保持回路 $H_{A,m,1}$ から出力される電圧値 $V_{A,m,1}$ と、保持回路 $H_{A,m,2}$ から出力される電圧値 $V_{A,m,2}$ との差($V_{A,m,1} - V_{A,m,2}$)を表す電圧値を出力するとともに、保持回路 $H_{B,n,1}$ から出力される電圧値 $V_{B,n,1}$ と、保持回路 $H_{B,n,2}$ から出力される電圧値 $V_{B,n,2}$ との差($V_{B,n,1} - V_{B,n,2}$)を表す電圧値を出力する。

[0013] 上記信号処理部は、M個の保持回路 $H_{A,1,1} \sim H_{A,M,1}$ 、M個の保持回路 $H_{A,1,2} \sim H_{A,M,2}$ 、M個の保持回路 $H_{A,1,3} \sim H_{A,M,3}$ 、M個の保持回路 $H_{A,1,4} \sim H_{A,M,4}$ 、N個の保持回路 $H_{B,1,1} \sim H_{B,N,1}$ 、N個の保持回路 $H_{B,1,2} \sim H_{B,N,2}$ 、N個の保持回路 $H_{B,1,3} \sim H_{B,N,3}$ 、N個の保持回路 $H_{B,1,4} \sim H_{B,N,4}$ 、第1加減算回路及び第2加減算回路を更に含んでもよい。この場合、保持回路 $H_{A,m,1}$ 、保持回路 $H_{A,m,2}$ 、保持回路 $H_{A,m,3}$ 及び保持回路 $H_{A,m,4}$ のいずれかが読出回路 $R_{A,m}$ から出力される電圧値を保持し、保持回路 $H_{B,n,1}$ 、保持回路 $H_{B,n,2}$ 、保持回路 $H_{B,n,3}$ 及び保持回路 $H_{B,n,4}$ のいずれかが読出回路 $R_{B,n}$ から出力される電圧値を保持する。また、第1加減算回路は、保持回路 $H_{A,m,1}$ から出力される電圧値 $V_{A,m,1}$ と、保持回路 $H_{A,m,2}$ から出力される電圧値 $V_{A,m,2}$ と、保持回路 $H_{A,m,3}$ から出力される電圧値 $V_{A,m,3}$ と、保持回路 $H_{A,m,4}$ から出力される電圧値 $V_{A,m,4}$ とを入力し、これら電圧値の加減算値($(V_{A,m,3} - V_{A,m,4}) - (V_{A,m,1} - V_{A,m,2})$)を表す電圧値を出力する。そして、第2加減算回路は、保持回路 $H_{B,n,1}$ から出力される電圧値 $V_{B,n,1}$ と、保持回路 $H_{B,n,2}$ から出力される電圧値 $V_{B,n,2}$ と、保持回路 $H_{B,n,3}$ から出力される電圧値 $V_{B,n,3}$ と、保持回路 $H_{B,n,4}$ から出力される電圧値 $V_{B,n,4}$ とを入力し、これら電圧値の加減算値($(V_{B,n,3} - V_{B,n,4}) - (V_{B,n,1} - V_{B,n,2})$)を表す電圧値を出力する。

[0014] このとき上記信号処理部は、第1信号処理部と第2信号処理部とに区分される。すなわち、一方の第1信号処理部は、M個の読出回路 $R_{A,1} \sim R_{A,M}$ 、M個の保持回路 $H_{A,1,1} \sim H_{A,M,1}$ 、M個の保持回路 $H_{A,1,2} \sim H_{A,M,2}$ 、M個の保持回路 $H_{A,1,3} \sim H_{A,M,3}$ 、M

個の保持回路 $H_{A,1,4}$ 、 $\neg H_{A,M,4}$ 及び第1加減算回路を含む。他方の第2信号処理部は、N個の読出回路 $R_{B,1}$ 、 $\neg R_{B,N}$ 、N個の保持回路 $H_{B,1,1}$ 、 $\neg H_{B,N,1}$ 、N個の保持回路 $H_{B,1,2}$ 、 $\neg H_{B,N,2}$ 、N個の保持回路 $H_{B,1,3}$ 、 $\neg H_{B,N,3}$ 、N個の保持回路 $H_{B,1,4}$ 、 $\neg H_{B,N,4}$ 及び第2加減算回路を含む。第1信号処理部では、保持回路 $H_{A,m,1}$ 、 $\neg H_{A,m,4}$ のいずれかが読出回路 $R_{A,m}$ から出力される電圧値を保持する。第1加減算回路は、保持回路 $H_{A,m,1}$ から出力される電圧値 $V_{A,m,1}$ と、保持回路 $H_{A,m,2}$ から出力される電圧値 $V_{A,m,2}$ と、保持回路 $H_{A,m,3}$ から出力される電圧値 $V_{A,m,3}$ と、保持回路 $H_{A,m,4}$ から出力される電圧値 $V_{A,m,4}$ との加減算値 $((V_{A,m,3} - V_{A,m,4}) - (V_{A,m,1} - V_{A,m,2}))$ を表す電圧値を出力する。一方、第2信号処理部では、保持回路 $H_{B,n,1}$ 、 $\neg H_{B,n,4}$ のいずれかが読出回路 $R_{B,n}$ から出力される電圧値を保持する。そして、第2加減算回路は、保持回路 $H_{B,n,1}$ から出力される電圧値 $V_{B,n,1}$ と、保持回路 $H_{B,n,2}$ から出力される電圧値 $V_{B,n,2}$ と、保持回路 $H_{B,n,3}$ から出力される電圧値 $V_{B,n,3}$ と、保持回路 $H_{B,n,4}$ から出力される電圧値 $V_{B,n,4}$ との加減算値 $((V_{B,n,3} - V_{B,n,4}) - (V_{B,n,1} - V_{B,n,2}))$ を表す電圧値を出力する。このような構成により、第1信号処理部と第2信号処理部とは並列的に動作することができる。

[0015] 上記信号処理部は、M個の保持回路 $H_{A,1,1}$ 、 $\neg H_{A,M,1}$ 、M個の保持回路 $H_{A,1,2}$ 、 $\neg H_{A,M,2}$ 、M個の保持回路 $H_{A,1,3}$ 、 $\neg H_{A,M,3}$ 、M個の保持回路 $H_{A,1,4}$ 、 $\neg H_{A,M,4}$ 、N個の保持回路 $H_{B,1,1}$ 、 $\neg H_{B,N,1}$ 、N個の保持回路 $H_{B,1,2}$ 、 $\neg H_{B,N,2}$ 、N個の保持回路 $H_{B,1,3}$ 、 $\neg H_{B,N,3}$ 、N個の保持回路 $H_{B,1,4}$ 、 $\neg H_{B,N,4}$ 及び加減算回路を更に含んでもよい。この場合、保持回路 $H_{A,m,1}$ 、保持回路 $H_{A,m,2}$ 、保持回路 $H_{A,m,3}$ 及び保持回路 $H_{A,m,4}$ のいずれかが読出回路 $R_{A,m}$ から出力される電圧値を保持し、保持回路 $H_{B,n,1}$ 、保持回路 $H_{B,n,2}$ 、保持回路 $H_{B,n,3}$ 及び保持回路 $H_{B,n,4}$ のいずれかが読出回路 $R_{B,n}$ から出力される電圧値を保持する。そして、加減算回路は、保持回路 $H_{A,m,1}$ から出力される電圧値 $V_{A,m,1}$ と、保持回路 $H_{A,m,2}$ から出力される電圧値 $V_{A,m,2}$ と、保持回路 $H_{A,m,3}$ から出力される電圧値 $V_{A,m,3}$ と、保持回路 $H_{A,m,4}$ から出力される電圧値 $V_{A,m,4}$ とを入力し、これら電圧値の加減算値 $((V_{A,m,3} - V_{A,m,4}) - (V_{A,m,1} - V_{A,m,2}))$ を表す電圧値を出力するとともに、保持回路 $H_{B,n,1}$ から出力される電圧値 $V_{B,n,1}$ と、保持回路 $H_{B,n,2}$ から出力される電圧値 $V_{B,n,2}$ と、保持回路 $H_{B,n,3}$ から出力される電圧値 $V_{B,n,3}$ と、保持回路 $H_{B,n,4}$ から出力される電圧値 $V_{B,n,4}$ とを入力し、これら電圧値の加減算値 $((V_{B,n,3} - V_{B,n,4}) - (V_{B,n,1} - V_{B,n,2}))$ を表

す電圧値を出力する。

- [0016] このとき、読出回路 $R_{A,m}$ から出力される電圧値は保持回路 $H_{A,m,1}$ 〜 $H_{A,m,4}$ のいずれかに保持される一方、読出回路 $R_{B,n}$ から出力される電圧値は保持回路 $H_{B,n,1}$ 〜 $H_{B,n,4}$ のいずれかに保持される。また、加減算回路は、保持回路 $H_{A,m,1}$ から出力される電圧値 $V_{A,m,1}$ と、保持回路 $H_{A,m,2}$ から出力される電圧値 $V_{A,m,2}$ と、保持回路 $H_{A,m,3}$ から出力される電圧値 $V_{A,m,3}$ と、保持回路 $H_{A,m,4}$ から出力される電圧値 $V_{A,m,4}$ との加減算値 $((V_{A,m,3} - V_{A,m,4}) - (V_{A,m,1} - V_{A,m,2}))$ を表す電圧値を出力する一方、保持回路 $H_{B,n,1}$ から出力される電圧値 $V_{B,n,1}$ と、保持回路 $H_{B,n,2}$ から出力される電圧値 $V_{B,n,2}$ と、保持回路 $H_{B,n,3}$ から出力される電圧値 $V_{B,n,3}$ と、保持回路 $H_{B,n,4}$ から出力される電圧値 $V_{B,n,4}$ との加減算値 $((V_{B,n,3} - V_{B,n,4}) - (V_{B,n,1} - V_{B,n,2}))$ を表す電圧値を出力する。

- [0017] なお、本発明に係る各実施例は、以下の詳細な説明及び添付図面によりさらに十分に理解可能となる。これら実施例は単に例示のために示されるものであつて、この発明を限定するものと考えるべきではない。

- [0018] また、本発明のさらなる応用範囲は、以下の詳細な説明から明らかになる。しかしながら、詳細な説明及び特定の事例は本発明の好適な実施例を示すものではあるが、例示のためにのみ示されているものであつて、本発明の思想及び範囲における様々な変形及び改良はこの詳細な説明から当業者には自明であることは明らかである。

発明の効果

- [0019] この発明によれば、入射光強度分布が時間的に変化する場合であっても、同一タイミングで入射光強度分布を得ることができる。

図面の簡単な説明

- [0020] [図1]は、この発明に係る光検出装置の第1実施例の概略構成を示す図である。
 [図2]は、光検出部の構成を示す図である。
 [図3]は、フォトダイオードの構造を示す断面図である。
 [図4]は、第1実施例に係る光検出装置における第1信号処理部の構成を示す図である。
 [図5]は、第1実施例に係る光検出装置における第2信号処理部の構成を示す図である。

[図6]は、読出回路の回路図である。

[図7]は、保持回路の回路図である。

[図8]は、減算回路の回路図である。

[図9]は、第1実施例に係る光検出装置における第1信号処理部の動作を説明するためのタイミングチャートである。

[図10]は、この発明に係る光検出装置の第2実施例の概略構成を示す図である。

[図11]は、第2実施例に係る光検出装置における信号処理部の構成を示す図である。

[図12]は、この発明に係る光検出装置の第3実施例の概略構成を示す図である。

[図13]は、第3実施例に係る光検出装置における第1信号処理部の構成を示す図である。

[図14]は、第3実施例に係る光検出装置における第2信号処理部の構成を示す図である。

[図15]は、加減算回路の回路図である。

[図16]は、第3実施例に係る光検出装置における第1信号処理部の動作を説明するためのタイミングチャートである。

[図17]は、この発明に係る光検出装置の第4実施例概略構成を示す図である。

[図18]は、第4実施例に係る光検出装置における信号処理部の構成図である

符号の説明

[0021] 1〜4…光検出装置、10…光検出部、21, 23…第1信号処理部、22, 24…信号処理部、31, 33…第2信号処理部、41〜44…制御部。

発明を実施するための最良の形態

[0022] 以下、この発明に係る光検出装置の各実施例を、図1〜図18を用いて詳細に説明する。なお、図面の説明において同一又は同様の要素には同一の符号を付し、重複する説明を省略する。

[0023] (第1実施例)

まず、この発明に係る光検出装置の第1実施例について説明する。図1は、第1実施例に係る光検出装置1の概略構成を示す図である。図1に示されたように、光検出

装置1は、光検出部10、第1信号処理部21、第2信号処理部31及び制御部41を備える。光検出部10は、複数の画素がM行N列に二次元配列されている。第1信号処理部21は、M本の配線 $L_{A,1}$ 〜 $L_{A,M}$ により光検出部10と電氣的に接続されており、光検出部10内のフォトダイオードから各配線 $L_{A,m}$ を経て転送される電荷を保持し、保持された電荷量に応じた電圧値 $V_{A,m}$ を出力する。第2信号処理部31は、N本の配線 $L_{B,1}$ 〜 $L_{B,N}$ により光検出部10と電氣的に接続されており、光検出部10内のフォトダイオードから配線 $L_{B,n}$ を経て転送される電荷を保持し、保持された電荷量に応じた電圧値 $V_{B,n}$ を出力する。制御部41は、第1信号処理部21及び第2信号処理部31それぞれの動作を制御する。なお、M、Nは2以上の整数であり、mは1以上M以下の任意の整数であり、nは1以上N以下の任意の整数である。

[0024] 図2は、光検出部10の構成を示す図である。図2に示されたように、光検出部10は、M×N個の画素がM行N列に二次元配列されており、第m行第n列の画素はフォトダイオード $PD_{A,m,n}$ 及びフォトダイオード $PD_{B,m,n}$ を有している。フォトダイオード $PD_{A,m,n}$ 及びフォトダイオード $PD_{B,m,n}$ は、同一面内にて隣接して配設されており、それぞれのアノード端子が接地電位とされている。第m行を構成している画素群のN個のフォトダイオード $PD_{A,m,1}$ 〜 $PD_{A,m,N}$ は、それぞれのカソード端子が配線 $L_{A,m}$ により電氣的に接続されている。また、第n列を構成している画素群のM個のフォトダイオード $PD_{B,1,n}$ 〜 $PD_{B,M,n}$ は、それぞれのカソード端子が配線 $L_{B,n}$ により電氣的に接続されている。

[0025] 図3は、フォトダイオードの断面構造を示す図である。フォトダイオード $PD_{A,m,n}$ 及びフォトダイオード $PD_{B,m,n}$ それぞれは、図3に示されたような埋込型であるのが好ましい。すなわち、これらフォトダイオードは、p型の第1半導体領域101と、該p型の第1半導体領域101との間でpn接合を形成するよう該p型の第1半導体領域101上に設けられたn⁻型の第2半導体領域102と、該第2半導体領域102との間でpn接合を形成するよう該第2半導体領域102及びその周辺の上に設けられたp⁺型の第3半導体領域103を有する。また、これら半導体領域の上には絶縁層104が設けられ、第2半導体領域102が金属層105と電氣的に接続されている。なお、金属層105は配線 $L_{A,m}$ 又は配線 $L_{B,n}$ に相当する。このようにフォトダイオードが埋込型である場合には、空乏層が半導体領域と絶縁層の界面に触れることなく、該半導体領域と絶縁層の界面の

結晶構造の乱れに起因するリーク電流の発生が抑制され、光検出のS/N比が優れる。

- [0026] 図4は、第1実施例に係る光検出装置1における第1信号処理部21の構成を示す図である。第1信号処理部21は、M個の読出回路 $R_{A,1} \sim R_{A,M}$ 、M個の保持回路 $H_{A,1} \sim H_{A,M,1}$ 、M個の保持回路 $H_{A,1,2} \sim H_{A,M,2}$ 及び減算回路 S_A を含む。読出回路 $R_{A,m}$ は、配線 $L_{A,m}$ と接続されていて、フォトダイオード $PD_{A,m,n}$ から配線 $L_{A,m}$ を経て転送される電荷を保持し、保持された電荷量に応じた電圧値を出力する。
- [0027] 保持回路 $H_{A,m,1}$ は、入力端がスイッチ SW_{11} を介して読出回路 $R_{A,m}$ の出力端と接続されており、スイッチ SW_{11} が閉じているときに読出回路 $R_{A,m}$ から出力される電圧値を保持し、その保持された電圧値を出力する。また、保持回路 $H_{A,m,1}$ は、出力端がスイッチ SW_{21} を介して減算回路 S_A の第1入力端と接続されている。
- [0028] 保持回路 $H_{A,m,2}$ は、入力端がスイッチ SW_{12} を介して読出回路 $R_{A,m}$ の出力端と接続されており、スイッチ SW_{12} が閉じているときに読出回路 $R_{A,m}$ から出力される電圧値を保持し、その保持された電圧値を出力する。また、保持回路 $H_{A,m,2}$ は、出力端がスイッチ SW_{22} を介して減算回路 S_A の第2入力端と接続されている。
- [0029] スイッチ SW_{11} は、Hold $_{A,1}$ 信号により開閉が制御される。スイッチ SW_{12} は、Hold $_{A,2}$ 信号により開閉が制御される。また、スイッチ SW_{21} 及びスイッチ SW_{22} それぞれは、Shift $_{A,m}$ 信号により開閉が制御される。これらの信号は制御部41から出力される。
- [0030] 減算回路 S_A は、第1入力端及び第2入力端を有する。減算回路 S_A は、第1入力端に入力した電圧値 $V_{A,m,1}$ と、第2入力端に入力した電圧値 $V_{A,m,2}$ とに基づいて、これら電圧値の差に応じた電圧値 $V_{A,m} (=V_{A,m,1} - V_{A,m,2})$ を出力する。第1入力端及び第2入力端それぞれは、制御部41から出力されるReset $_A$ 信号により開閉が制御されるスイッチにより接地電位とも接続され得る。

- [0031] 図5は、第1実施例に係る光検出装置1における第2信号処理部31の構成を示す図である。第2信号処理部31は、N個の読出回路 $R_{B,1} \sim R_{B,N}$ 、N個の保持回路 $H_{B,1,1} \sim H_{B,N,1}$ 、N個の保持回路 $H_{B,1,2} \sim H_{B,N,2}$ 及び減算回路 S_B を含む。読出回路 $R_{B,n}$ は、配線 $L_{B,n}$ と接続されていて、フォトダイオード $PD_{B,m,n}$ から配線 $L_{B,n}$ を経て転送される電荷を保持し、保持された電荷量に応じた電圧値を出力する。

- [0032] 保持回路 $H_{B,n,1}$ は、入力端がスイッチ SW_{11} を介して読出回路 $R_{B,n}$ の出力端と接続されており、スイッチ SW_{11} が閉じているときに読出回路 $R_{B,n}$ から出力される電圧値を保持し、保持された電圧値を出力する。また、保持回路 $H_{B,n,1}$ は、出力端がスイッチ SW_{21} を介して減算回路 S_B の第1入力端と接続されている。
- [0033] 保持回路 $H_{B,n,2}$ は、入力端がスイッチ SW_{12} を介して読出回路 $R_{B,n}$ の出力端と接続されており、スイッチ SW_{12} が閉じているときに読出回路 $R_{B,n}$ から出力される電圧値を保持し、保持された電圧値を出力する。また、保持回路 $H_{B,n,2}$ は、出力端がスイッチ SW_{22} を介して減算回路 S_B の第2入力端と接続されている。
- [0034] スイッチ SW_{11} は、Hold $_{B,1}$ 信号により開閉が制御される。スイッチ SW_{12} は、Hold $_{B,2}$ 信号により開閉が制御される。また、スイッチ SW_{21} 及びスイッチ SW_{22} それぞれは、Shift $_{B,n}$ 信号により開閉が制御される。これらの信号は制御部41から出力される。
- [0035] 減算回路 S_B は、第1入力端及び第2入力端を有する。減算回路 S_B は、第1入力端に入力した電圧値 $V_{B,n,1}$ と、第2入力端に入力した電圧値 $V_{B,n,2}$ に基づいて、これらの電圧値の差に応じた電圧値 $V_{B,n} (= V_{B,n,1} - V_{B,n,2})$ を出力する。第1入力端及び第2入力端それぞれは、制御部41から出力されるReset $_B$ 信号により開閉が制御されるスイッチにより接地電位とも接続され得る。
- [0036] 図6は、読出回路 $R_{A,m}$ の回路図である。読出回路 $R_{A,m}$ 及び読出回路 $R_{B,n}$ は同様の回路構成を有している。各読出回路 $R_{A,m}$ は、電荷を保持する容量部Cと、容量部Cに保持されている電荷の量に応じた電圧値を出力する増幅手段としてのトランジスタT1及び定電流源と、フォトダイオードPD $_{A,m,n}$ から配線 $L_{A,m}$ を経て電荷を容量部Cへ転送する転送手段としてのトランジスタT2と、容量部Cの電荷を放電する放電手段としてのトランジスタT3とを備える。
- [0037] トランジスタT1のドレイン端子はバイアス電位とされ、トランジスタT1のソース端子は定電流源が接続され、また、このソース端子はスイッチ SW_{11} 、 SW_{12} を介して保持回路 $H_{A,m,1}$ 、保持回路 $H_{A,m,2}$ と接続されている。容量部は、トランジスタT1のゲート端子と接地電位との間に設けられている。トランジスタT2のソース端子は配線 $L_{A,m}$ と接続され、トランジスタT2のドレイン端子はトランジスタT1のゲート端子と接続され、トランジスタT2のゲート端子にはTrans信号が入力する。トランジスタT3のソース端子はト

ランジスタT1のゲート端子と接続され、トランジスタT3のドレイン端子はリセット電位とされ、トランジスタT3のゲート端子にはReset信号が入力する。Reset信号及びTrans信号それぞれは、制御部41から出力される。

[0038] トランジスタT2は、そのゲート端子に入力するTrans信号がハイレベルであるときに、フォトダイオードPD_{A,m,n}から配線L_{A,m}を経て電荷を容量部Cへ転送する。トランジスタT3は、そのゲート端子に入力するReset信号がハイレベルであるときに、容量部Cの電荷を放電する。なお、容量部Cは、意図的に容量素子として作られてもよいし、トランジスタT1のゲート容量、トランジスタT2のドレイン容量、トランジスタT3のソース容量、又は、配線容量であってもよく、さらに、これらの組み合わせであってもよい。

[0039] 図7は、保持回路H_{A,m,1}の回路図である。保持回路H_{A,m,1}、保持回路H_{A,m,2}、保持回路H_{B,n,1}及び保持回路H_{B,n,2}は、同様の回路構成を有している。保持回路H_{A,m,1}は、入力端及び出力端と接地電位との間に設けられた容量素子Cを有している。各保持回路H_{A,m,1}は、読出回路R_{A,m}から入力した電圧値に応じた量の電荷を容量素子Cに保持し、その電荷量に応じた電圧値を減算回路S_Aへ出力する。

[0040] 図8は、減算回路S_Aの回路図である。減算回路S_A及び減算回路S_Bは同様の回路構成を有している。減算回路S_Aは、2個の電圧フォロワ回路F1及びF2、4個の抵抗器R1〜R4、ならびに、増幅器を有している。

[0041] 2つの電圧フォロワ回路F1、F2それぞれは、同様の構成を有しており、増幅器の反転入力端子と出力端子とが互いに直接に接続されており、高入力インピーダンス及び低出力インピーダンスを有し、理想的には増幅率1の増幅回路である。一方の電圧フォロワ回路F1は、M個の保持回路H_{A,1,2}〜H_{A,M,2}それぞれから順次に出力される電圧値V_{A,m,2}を非反転入力端子に入力する。他方の電圧フォロワ回路F2は、M個の保持回路H_{A,1,1}〜H_{A,M,1}それぞれから順次に出力される電圧値V_{A,m,1}を非反転入力端子に入力する。

[0042] 増幅器の反転入力端子は、抵抗器R1を介して電圧フォロワ回路F1の出力端子と接続され、抵抗器R3を介して自己の出力端子と接続されている。増幅器の非反転入力端子は、抵抗器R2を介して電圧フォロワ回路F2の出力端子と接続され、抵抗器R4を介して接地電位と接続されている。電圧フォロワ回路F1、F2それぞれの増幅率

を1として、4個の抵抗器R1〜R4それぞれの抵抗値が全て等しいとすると、減算回路S_Aの出力端子から出力される電圧値V_{A,m}は、式“ $V_{A,m} = V_{A,m,1} - V_{A,m,2}$ ”で表される。

[0043] 次に、第1実施例に係る光検出装置1の動作について説明する。ここでは第1信号処理部21の動作について説明するが、第2信号処理部31の動作も同様である。図9は、第1実施例に係る光検出装置1における第1信号処理部21の動作を説明するためのタイミングチャートである。

[0044] なお、図9には、上から順に、読出回路R_{A,m}のトランジスタT3のゲート端子に入力するReset信号、読出回路R_{A,m}のトランジスタT2のゲート端子に入力するTrans信号、読出回路R_{A,m}と保持回路H_{A,m,1}との間に設けられたスイッチSW₁₁の開閉を制御するHold_{A,1}信号、読出回路R_{A,m}と保持回路H_{A,m,2}との間に設けられたスイッチSW₁₂の開閉を制御するHold_{A,2}信号、減算回路S_Aの第1入力端及び第2入力端と接地電位との間に設けられたスイッチの開閉を制御するReset_A信号、保持回路H_{A,1,1}及び保持回路H_{A,1,2}と減算回路S_Aとの間に設けられたスイッチSW₂₁、SW₂₂の開閉を制御するShift_{A,1}信号、保持回路H_{A,2,1}及び保持回路H_{A,2,2}と減算回路S_Aとの間に設けられたスイッチSW₂₁、SW₂₂の開閉を制御するShift_{A,2}信号、保持回路H_{A,M,1}及び保持回路H_{A,M,2}と減算回路S_Aとの間に設けられたスイッチSW₂₁、SW₂₂の開閉を制御するShift_{A,M}信号、ならびに、減算回路S_Aから出力される電圧値V_{A,m}、それぞれの波形が示されている。

[0045] 時刻t₀前には、Reset信号はハイレベルであり、Trans信号はローレベルであり、Hold_{A,1}信号はローレベルであり、Hold_{A,2}信号はローレベルであり、Reset_A信号はローレベルであり、各Shift_{A,m}信号はローレベルである。Reset信号は、時刻t₀にローレベルに転じ、時刻t₀より後の時刻t₂にハイレベルに戻る。Trans信号は、時刻t₀より後であって時刻t₂より前の時刻t₁にハイレベルに転じ、時刻t₂より後の時刻t₃にローレベルに戻る。

[0046] 時刻t₀前にReset信号がハイレベルであって、時刻t₀前から時刻t₁までの期間はTrans信号がローレベルであるので、この期間では、読出回路R_{A,m}の容量部Cの電荷が放電されて初期状態とされており、その初期状態にある電圧値(暗信号成分)が読

出回路 $R_{A,m}$ から出力される。時刻 t_0 と時刻 t_1 との間のある一定期間に、Hold $_{A,1}$ 信号がハイレベルとなって、スイッチ SW_{11} が閉じ、そのときの読出回路 $R_{A,m}$ の出力電圧値(暗信号成分) $V_{A,m,1}$ が保持回路 $H_{A,m,1}$ に保持される。

[0047] 時刻 t_1 から時刻 t_2 までの期間は、Reset信号がローレベルであって、Trans信号がハイレベルであるので、フォトダイオードで発生した電荷が配線 $L_{A,m}$ を経て読出回路 $R_{A,m}$ の容量部Cに転送されて保持され、その電荷量に応じた電圧値(明信号成分)が読出回路 $R_{A,m}$ から出力される。時刻 t_1 と時刻 t_2 との間のある一定期間に、Hold $_{A,2}$ 信号がハイレベルとなって、スイッチ SW_{12} が閉じ、そのときの各読出回路 $R_{A,m}$ の出力電圧値(明信号成分) $V_{A,m,2}$ が保持回路 $H_{A,m,2}$ に保持される。

[0048] 時刻 t_2 から時刻 t_3 までの期間は、Reset信号がハイレベルであって、Trans信号がハイレベルであるので、この期間では、読出回路 $R_{A,m}$ の容量部Cの電荷が放電されて初期状態とされる。また、Trans信号もハイレベルであるので、フォトダイオードPD $_{A,m,1}$ 〜PD $_{A,m,N}$ に転送残りの電荷がある場合、その電荷も放電されて初期状態とされる。時刻 t_3 からフォトダイオードPD $_{A,m,1}$ 〜PD $_{A,m,N}$ に電荷蓄積が開始される。

[0049] 時刻 t_3 から時刻 t_{10} までの期間は、Reset信号がハイレベルであって、Trans信号がローレベルであり、Hold $_{A,1}$ 信号及びHold $_{A,2}$ 信号の双方がローレベルのままであるので、保持回路 $H_{A,m,1}$ 及び保持回路 $H_{A,m,2}$ それぞれに保持される電圧値は、そのまま保持され続ける。この期間において、Reset $_A$ 信号は、一定期間だけハイレベルになることをM回繰り返す。そして、Reset $_A$ 信号が第m回のハイレベルの後のローレベルとなっている期間に、Shift $_{A,m}$ 信号が一定期間だけハイレベルとなる。

[0050] このShift $_{A,m}$ 信号が一定期間だけハイレベルとなることにより、保持回路 $H_{A,m,1}$ 及び保持回路 $H_{A,m,2}$ と減算回路 S_A との間に設けられたスイッチ SW_{21} , SW_{22} が閉じて、保持回路 $H_{A,m,1}$ により保持されていた電圧値 $V_{A,m,1}$ が減算回路 S_A に入力するとともに、保持回路 $H_{A,m,2}$ により保持されていた電圧値 $V_{A,m,2}$ が減算回路 S_A に入力して、減算回路 S_A の出力端子から電圧値 $V_{A,m}$ ($=V_{A,m,1} - V_{A,m,2}$)が出力される。このようにして、第1信号処理部21から電圧値 $V_{A,1}$ 〜 $V_{A,M}$ が順次出力されて、列方向の入射光強度分布が得られる。

[0051] なお、第2信号処理部31は、第1信号処理部21の上記動作期間と同じ期間に動

作してもよいし、第1信号処理部21の上記動作期間と異なる期間に動作してもよい。ただし、第1信号処理部21及び第2信号処理部31それぞれで、Reset信号が共通であり、Trans信号も共通であり、Hold_{A,1}信号とHold_{B,1}信号とが互いに共通であり、Hold_{A,2}信号とHold_{B,2}信号とが互いに共通であるのが好適である。このようにすることにより、M個の読出回路R_{A,1}〜R_{A,M}及びN個の読出回路R_{B,1}〜R_{B,N}は同一タイミングで動作し、M個の保持回路H_{A,1,1}〜H_{A,M,1}及びN個の保持回路H_{B,1,1}〜H_{B,N,1}は同一タイミングで動作し、M個の保持回路H_{A,1,2}〜H_{A,M,2}及びN個の保持回路H_{B,1,2}〜H_{B,N,2}は同一タイミングで動作する。したがって、複数の画素で構成された二次元配列の互いに直交する行方向及び列方向それぞれの入射光強度分布として同一タイミングのものを測定することができる。

[0052] 以上のように、第1実施例に係る光検出装置1では、第1信号処理部21に含まれるM個の読出回路R_{A,m}が同一タイミングで動作し、M個の保持回路H_{A,m,1}が同一タイミングで動作し、M個の保持回路H_{A,m,2}が同一タイミングで動作することができる。すなわち、第m行を構成する画素群のN個のフォトダイオードPD_{A,m,1}〜PD_{A,m,N}が接続された配線L_{A,m}から出力される電荷を同一タイミングで読み出すことができる。第2信号処理部31でも同様である。したがって、第1実施例に係る光検出装置1は、入射光強度分布が時間的に変化する場合であっても同一タイミングで入射光強度分布を得ることができる。

[0053] (第2実施例)

次に、この発明に係る光検出装置の第2実施例について説明する。図10は、第2実施例に係る光検出装置2の概略構成を示す図である。この図10に示されたように、光検出装置2は、光検出部10、信号処理部22及び制御部42を備える。光検出部10は、第1実施例と同様の構造を有する。信号処理部22は、M本の配線L_{A,1}〜L_{A,M}により光検出部10と電気的に接続されており、光検出部10内のフォトダイオードから各配線L_{A,m}を経て転送される電荷を保持し、保持された電荷量に応じた電圧値V_{A,m}を出力するとともに、N本の配線L_{B,1}〜L_{B,N}により光検出部10と電気的に接続されており、光検出部10内のフォトダイオードから配線L_{B,n}を経て転送される電荷を保持し、保持された電荷量に応じた電圧値V_{B,n}を出力する。制御部42は、信号処理部22

の動作を制御する。

[0054] 図11は、第2実施例に係る光検出装置2における信号処理部22の構成を示す図である。この光検出装置2において、信号処理部22は、M個の読出回路 $R_{A,1} \sim R_{A,M}$ 、M個の保持回路 $H_{A,1,1} \sim H_{A,M,1}$ 、M個の保持回路 $H_{A,1,2} \sim H_{A,M,2}$ 、N個の読出回路 $R_{B,1} \sim R_{B,N}$ 、N個の保持回路 $H_{B,1,1} \sim H_{B,N,1}$ 、N個の保持回路 $H_{B,1,2} \sim H_{B,N,2}$ 及び減算回路Sを含む。信号処理部22は、第1実施例に係る光検出装置1の第1信号処理部21及び第2信号処理部31の双方を含む構成と略同様であるが、減算回路 S_A 及び S_B に替えて1個の減算回路Sを有している点で相違する。なお、この図11では、各スイッチの開閉を制御する信号線の表記が省略されている。

[0055] 信号処理部22は、読出回路 $R_{A,m}$ から出力される電圧値を保持回路 $H_{A,m,1}$ 及び保持回路 $H_{A,m,2}$ のいずれかに保持し、読出回路 $R_{B,n}$ から出力される電圧値を保持回路 $H_{B,n,1}$ 及び保持回路 $H_{B,n,2}$ のいずれかに保持する。そして、減算回路Sは、保持回路 $H_{A,m,1}$ から出力される電圧値 $V_{A,m,1}$ と、保持回路 $H_{A,m,2}$ から出力される電圧値 $V_{A,m,2}$ とを入力し、これら電圧値の差($V_{A,m,1} - V_{A,m,2}$)を表す電圧値 $V_{A,m}$ を出力するとともに、保持回路 $H_{B,n,1}$ から出力される電圧値 $V_{B,n,1}$ と、保持回路 $H_{B,n,2}$ から出力される電圧値 $V_{B,n,2}$ とを入力して、これら電圧値の差($V_{B,n,1} - V_{B,n,2}$)を表す電圧値 $V_{B,n}$ を出力する。

[0056] この第2実施例に係る光検出装置2の動作は、第1実施例に係る光検出装置1の動作と略同様であり、複数の画素により構成された二次元配列において互いに直交する行方向及び列方向それぞれの入射光強度分布として同一タイミングのものを測定することができる。ただし、光検出装置2では、1個の減算回路Sから電圧値 $V_{A,1} \sim V_{A,M}$ 及び電圧値 $V_{B,1} \sim V_{B,N}$ が順次に出力される。

[0057] (第3実施例)

次に、この発明に係る光検出装置の第3実施例について説明する。図12は、第3実施例に係る光検出装置3の概略構成を示す図である。図12に示されたように、光検出装置3は、光検出部10、第1信号処理部23、第2信号処理部33及び制御部43を備える。光検出部10は、第1実施例と同様である。第1信号処理部23は、M本の配線 $L_{A,1} \sim L_{A,M}$ により光検出部10と電氣的に接続されており、光検出部10内のフォトダイオードから配線 $L_{A,m}$ を経て転送される電荷を保持し、保持された電荷量に応じ

た電圧値 $V_{A,m}$ を出力する。第2信号処理部33は、N本の配線 $L_{B,1}$ 〜 $L_{B,N}$ により光検出部10と電氣的に接続されており、光検出部10内のフォトダイオードから配線 $L_{B,n}$ を経て転送される電荷を保持し、保持された電荷量に応じた電圧値 $V_{B,n}$ を出力する。制御部43は、第1信号処理部23及び第2信号処理部33それぞれの動作を制御する。

[0058] 図13は、第3実施例に係る光検出装置3における第1信号処理部23の構成を示す図である。第1信号処理部23は、M個の読出回路 $R_{A,1}$ 〜 $R_{A,M}$ 、M個の保持回路 $H_{A,1}$ 〜 $H_{A,M,1}$ 、M個の保持回路 $H_{A,1,2}$ 〜 $H_{A,M,2}$ 、M個の保持回路 $H_{A,1,3}$ 〜 $H_{A,M,3}$ 、M個の保持回路 $H_{A,1,4}$ 〜 $H_{A,M,4}$ 及び加減算回路 S'_A を含む。読出回路 $R_{A,m}$ は、配線 L_m と接続されていて、光検出部10内のフォトダイオードから配線 $L_{A,m}$ を経て転送される電荷を保持し、その保持された電荷量に応じた電圧値を出力する。

[0059] 保持回路 $H_{A,m,1}$ は、入力端がスイッチ SW_{11} を介して読出回路 $R_{A,m}$ の出力端と接続されており、スイッチ SW_{11} が閉じているときに読出回路 $R_{A,m}$ から出力される電圧値を保持し、保持された電圧値を出力する。また、保持回路 $H_{A,m,1}$ は、出力端がスイッチ SW_{21} を介して加減算回路 S'_A の第1入力端と接続されている。

[0060] 保持回路 $H_{A,m,2}$ は、入力端がスイッチ SW_{12} を介して読出回路 $R_{A,m}$ の出力端と接続されており、スイッチ SW_{12} が閉じているときに読出回路 $R_{A,m}$ から出力される電圧値を保持し、保持された電圧値を出力する。また、保持回路 $H_{A,m,2}$ は、出力端がスイッチ SW_{22} を介して加減算回路 S'_A の第2入力端と接続されている。

[0061] 保持回路 $H_{A,m,3}$ は、入力端がスイッチ SW_{13} を介して読出回路 $R_{A,m}$ の出力端と接続されており、スイッチ SW_{13} が閉じているときに読出回路 $R_{A,m}$ から出力される電圧値を保持し、保持された電圧値を出力する。また、保持回路 $H_{A,m,3}$ は、出力端がスイッチ SW_{23} を介して加減算回路 S'_A の第3入力端と接続されている。

[0062] 保持回路 $H_{A,m,4}$ は、入力端がスイッチ SW_{14} を介して読出回路 $R_{A,m}$ の出力端と接続されており、スイッチ SW_{14} が閉じているときに読出回路 $R_{A,m}$ から出力される電圧値を保持し、保持された電圧値を出力する。また、保持回路 $H_{A,m,4}$ は、出力端がスイッチ SW_{24} を介して加減算回路 S'_A の第4入力端と接続されている。

[0063] スイッチ SW_{11} は、Hold $_{A,1}$ 信号により開閉が制御される。スイッチ SW_{12} は、Hold $_{A,2}$

信号により開閉が制御される。スイッチSW₁₃は、Hold_{A,3}信号により開閉が制御される。スイッチSW₁₄は、Hold_{A,4}信号により開閉が制御される。また、スイッチSW₂₁〜SW₂₄それぞれは、Shift_{A,m}信号により開閉が制御される。これらの信号は制御部43から出力される。

[0064] 加減算回路S'_Aは、第1入力端、第2入力端、第3入力端及び第4入力端を有する。加減算回路S'_Aは、第1入力端に入力した電圧値V_{A,m,1}と、第2入力端に入力した電圧値V_{A,m,2}と、第3入力端に入力した電圧値V_{A,m,3}と、第4入力端に入力した電圧値V_{A,m,4}に基づいて、これら電圧値を加減算した結果を表す電圧値V_{A,m} (= ((V_{A,m,3} − V_{A,m,4}) − (V_{A,m,1} − V_{A,m,2}))) を出力する。第1入力端、第2入力端、第3入力端及び第4入力端それぞれは、制御部43から出力されるReset'_A信号により開閉が制御されるスイッチにより接地電位とも接続され得る。

[0065] 図14は、第3実施例に係る光検出装置3における第2信号処理部33の構成を示す図である。第2信号処理部33は、N個の読出回路R_{B,1}〜R_{B,N}、N個の保持回路H_{B,1,1}〜H_{B,N,1}、N個の保持回路H_{B,1,2}〜H_{B,N,2}、N個の保持回路H_{B,1,3}〜H_{B,N,3}、N個の保持回路H_{B,1,4}〜H_{B,N,4}及び加減算回路S'_Bを含む。読出回路R_{B,n}は、配線L_{B,n}と接続されており、光検出部10内のフォトダイオードから配線L_{B,n}を経て転送される電荷を保持し、その保持された電荷量に応じた電圧値を出力する。

[0066] 保持回路H_{B,n,1}は、入力端がスイッチSW₁₁を介して読出回路R_{B,n}の出力端と接続されており、スイッチSW₁₁が閉じているときに読出回路R_{B,n}から出力される電圧値を保持し、保持された電圧値を出力する。また、保持回路H_{B,n,1}は、出力端がスイッチSW₂₁を介して加減算回路S'_Bの第1入力端と接続されている。

[0067] 保持回路H_{B,n,2}は、入力端がスイッチSW₁₂を介して読出回路R_{B,n}の出力端と接続されており、スイッチSW₁₂が閉じているときに読出回路R_{B,n}から出力される電圧値を保持し、保持された電圧値を出力する。また、保持回路H_{B,n,2}は、出力端がスイッチSW₂₂を介して加減算回路S'_Bの第2入力端と接続されている。

[0068] 保持回路H_{B,n,3}は、入力端がスイッチSW₁₃を介して読出回路R_{B,n}の出力端と接続されており、スイッチSW₁₃が閉じているときに読出回路R_{B,n}から出力される電圧値を保持し、その保持された電圧値を出力する。また、保持回路H_{B,n,3}は、出力端がスイッチ

SW₂₃ を介して加減算回路S'_B の第3入力端と接続されている。

[0069] 保持回路H_{B,n,4} は、入力端がスイッチSW₁₄ を介して読出回路R_{B,n} の出力端と接続されており、スイッチSW₁₄ が閉じているときに読出回路R_{B,n} から出力される電圧値を保持し、その保持された電圧値を出力する。また、保持回路H_{B,n,4} は、出力端がスイッチSW₂₄ を介して加減算回路S'_B の第4入力端と接続されている。

[0070] スイッチSW₁₁ は、Hold_{B,1} 信号により開閉が制御される。スイッチSW₁₂ は、Hold_{B,2} 信号により開閉が制御される。スイッチSW₁₃ は、Hold_{B,3} 信号により開閉が制御される。スイッチSW₁₄ は、Hold_{B,4} 信号により開閉が制御される。また、スイッチSW₂₁ ~ SW₂₄ それぞれは、Shift_{B,n} 信号により開閉が制御される。これらの信号は制御部43から出力される。

[0071] 加減算回路S'_B は、第1入力端、第2入力端、第3入力端及び第4入力端を有する。加減算回路S'_B は、第1入力端に入力した電圧値V_{B,n,1} と、第2入力端に入力した電圧値V_{B,n,2} と、第3入力端に入力した電圧値V_{B,n,3} と、第4入力端に入力した電圧値V_{B,n,4} とに基づいて、これらの電圧値を加減算した結果を表す電圧値V_{B,n} (= ((V_{B,n,3} - V_{B,n,4}) - (V_{B,n,1} - V_{B,n,2}))) を出力する。第1入力端、第2入力端、第3入力端及び第4入力端それぞれは、制御部43から出力されるReset'_B 信号により開閉が制御されるスイッチにより接地電位とも接続され得る。

[0072] 図15は、加減算回路S'_A の回路図である。加減算回路S'_A 及び加減算回路S'_B は同様の構成を有している。加減算回路S'_A は、4個の電圧フォロワ回路F1~F4、6個の抵抗器R1~R6、及び、増幅器を有している。

[0073] 4つの電圧フォロワ回路F1~F4それぞれは、同様の構成を有しており、増幅器の反転入力端子と出力端子とが互いに直接に接続されており、高入力インピーダンス及び低出力インピーダンスを有し、理想的には増幅率1の増幅回路である。電圧フォロワ回路F1は、M個の保持回路H_{A,1,1} ~ H_{A,M,1} それぞれから順次に出力される電圧値V_{A,m,1} を非反転入力端子に入力する。電圧フォロワ回路F2は、M個の保持回路H_{A,1,4} ~ H_{A,M,4} それぞれから順次に出力される電圧値V_{A,m,4} を非反転入力端子に入力する。電圧フォロワ回路F3は、M個の保持回路H_{A,1,2} ~ H_{A,M,2} それぞれから順次に出力される電圧値V_{A,m,2} を非反転入力端子に入力する。電圧フォロワ回路F4は、M

個の保持回路 $H_{A,1,3}$ 〜 $H_{A,M,3}$ それぞれから順次に出力される電圧値 $V_{A,m,3}$ を非反転入力端子に入力する。

[0074] 増幅器の反転入力端子は、抵抗器 $R1$ を介して電圧フォロワ回路 $F1$ の出力端子と接続され、抵抗器 $R2$ を介して電圧フォロワ回路 $F2$ の出力端子と接続され、抵抗器 $R5$ を介して自己の出力端子と接続されている。増幅器の非反転入力端子は、抵抗器 $R3$ を介して電圧フォロワ回路 $F3$ の出力端子と接続され、抵抗器 $R4$ を介して電圧フォロワ回路 $F4$ の出力端子と接続され、抵抗器 $R6$ を介して接地電位と接続されている。電圧フォロワ回路 $F1$ 〜 $F4$ それぞれの増幅率を1として、6個の抵抗器 $R1$ 〜 $R6$ それぞれの抵抗値が全て等しいとすると、加減算回路 S'_A の出力端子から出力される電圧値 $V_{A,m}$ は、式“ $V_{A,m} = ((V_{A,m,3} - V_{A,m,4}) - (V_{A,m,1} - V_{A,m,2}))$ ”で表される。

[0075] 次に、第3実施例に係る光検出装置3の動作例について説明する。ここでは第1信号処理部23の動作について説明するが、第2信号処理部33の動作も同様である。図16は、第3実施例に係る光検出装置3における第1信号処理部23の動作を説明するためのタイミングチャートである。なお、ここでは、光検出装置3が発光ダイオード(LED)とともに用いられる場合、例えば、LEDから出力された光が直接に光検出装置3の光検出部10に入射する場合や、LEDから出力されて対象物に照射された光の像がレンズ系を介して光検出装置3の光検出部10に結像される場合について説明する。

[0076] なお、図16には、最上段にLEDの発光タイミングが示されており、続いて上から順に、読出回路 $R_{A,m}$ のトランジスタ $T3$ のゲート端子に入力するReset信号、読出回路 $R_{A,m}$ のトランジスタ $T2$ のゲート端子に入力するTrans信号、読出回路 $R_{A,m}$ と保持回路 $H_{A,m,1}$ との間に設けられたスイッチ SW_{11} の開閉を制御するHold $_{A,1}$ 信号、読出回路 $R_{A,m}$ と保持回路 $H_{A,m,2}$ との間に設けられたスイッチ SW_{12} の開閉を制御するHold $_{A,2}$ 信号、読出回路 $R_{A,m}$ と保持回路 $H_{A,m,3}$ との間に設けられたスイッチ SW_{13} の開閉を制御するHold $_{A,3}$ 信号、読出回路 $R_{A,m}$ と保持回路 $H_{A,m,4}$ との間に設けられたスイッチ SW_{14} の開閉を制御するHold $_{A,4}$ 信号、加減算回路 S'_A の各入力端と接地電位との間に設けられたスイッチの開閉を制御するReset' $_A$ 信号、保持回路 $H_{A,1,1}$ 〜 $H_{A,1,4}$ と加減算回路 S_A との間に設けられたスイッチ SW_{21} 〜 SW_{24} の開閉を制御するShift $_{A,1}$ 信号

、保持回路 $H_{A,2,1}$ 〜 $H_{A,2,4}$ と加減算回路 S_A との間に設けられたスイッチ SW_{21} 〜 SW_{24} の開閉を制御するShift $_{A,2}$ 信号、保持回路 $H_{A,M,1}$ 〜 $H_{A,M,4}$ と加減算回路 S'_A との間に設けられたスイッチ SW_{21} 〜 SW_{24} の開閉を制御するShift $_{A,M}$ 信号、ならびに、加減算回路 S'_A から出力される電圧値 $V_{A,m}$ 、それぞれの波形が示されている。

[0077] 時刻 t_0 前には、LEDはOFF(消灯)状態であり、Reset信号はハイレベルであり、Trans信号はローレベルであり、Hold $_{A,1}$ 信号はローレベルであり、Hold $_{A,2}$ 信号はローレベルであり、Hold $_{A,3}$ 信号はローレベルであり、Hold $_{A,4}$ 信号はローレベルであり、Reset $_A$ 信号はローレベルであり、各Shift $_{A,m}$ 信号はローレベルである。Reset信号は、時刻 t_0 にローレベルに転じ、時刻 t_0 より後の時刻 t_2 にハイレベルに戻る。Trans信号は、時刻 t_0 より後であって時刻 t_2 より前の時刻 t_1 にハイレベルに転じ、時刻 t_2 より後の時刻 t_3 にローレベルに戻る。LEDは、時刻 t_3 にON(点灯)状態となる。

[0078] 時刻 t_0 前にReset信号がハイレベルであって、時刻 t_0 前から時刻 t_1 までの期間はTrans信号がローレベルであるので、この期間では、読出回路 $R_{A,m}$ の容量部Cの電荷が放電されて初期状態とされており、その初期状態にある電圧値が読出回路 $R_{A,m}$ から出力される。時刻 t_0 と時刻 t_1 との間のある一定期間に、Hold $_{A,1}$ 信号がハイレベルとなって、スイッチ SW_{11} が閉じ、そのときの読出回路 $R_{A,m}$ の出力電圧値 $V_{A,m,1}$ が保持回路 $H_{A,m,1}$ に保持される。各読出回路 $R_{A,m}$ の容量部Cが初期状態であることから、この電圧値 $V_{A,m,1}$ は暗信号成分を含む。

[0079] 時刻 t_1 から時刻 t_2 までの期間は、Reset信号がローレベルであって、Trans信号がハイレベルであるので、光検出部10内のフォトダイオードから各配線 $L_{A,m}$ を経て転送される電荷が読出回路 $R_{A,m}$ の容量部Cに保持されて、その電荷量に応じた電圧値が各読出回路 $R_{A,m}$ から出力される。時刻 t_1 と時刻 t_2 との間のある一定期間に、Hold $_{A,2}$ 信号がハイレベルとなって、スイッチ SW_{12} が閉じ、そのときの読出回路 $R_{A,m}$ の出力電圧値 $V_{A,m,2}$ が保持回路 $H_{A,m,2}$ に保持される。LEDがOFF状態であって、背景光が光検出部10に入射したことに伴ってフォトダイオードで発生した電荷が読出回路 $R_{A,m}$ により読み出されるので、この電圧値 $V_{A,m,2}$ は背景光成分及び暗信号成分を含む。

[0080] 時刻 t_2 から時刻 t_3 までの期間は、Reset信号がハイレベルであって、Trans信号がハイレベルであるので、この期間では、読出回路 $R_{A,m}$ の容量部Cの電荷が放電され

て初期状態とされる。また、Trans信号もハイレベルであるので、フォトダイオードPD_{A,m,1}〜PD_{A,m,N}に転送残りの電荷がある場合、その電荷も放電されて初期状態とされる。時刻 t_3 からフォトダイオードPD_{A,m,1}〜PD_{A,m,N}に電荷蓄積が開始される。

[0081] 時刻 t_3 から時刻 t_{10} までの期間は、Reset信号はハイレベルであり、Trans信号はローレベルである。Reset信号は、時刻 t_{10} にローレベルに転じ、時刻 t_{10} より後の時刻 t_1 にハイレベルに戻る。Trans信号は、時刻 t_{10} より後であって時刻 t_{12} より前の時刻 t_{11} にハイレベルに転じ、時刻 t_{12} より後の時刻 t_{13} にローレベルに戻る。LEDは、時刻 t_3 から時刻 t_{12} 前までON状態である。

[0082] 時刻 t_{10} 前にReset信号がハイレベルであって、時刻 t_{10} 前から時刻 t_{11} までの期間はTrans信号がローレベルであるので、この期間では、読出回路R_{A,m}の容量部Cの電荷が放電されて初期状態とされており、その初期状態にある電圧値が読出回路R_{A,m}から出力される。時刻 t_{10} と時刻 t_{11} との間のある一定期間に、Hold_{A,3}信号がハイレベルとなって、スイッチSW₁₃が閉じ、そのときの読出回路R_{A,m}の出力電圧値V_{A,m,3}が保持回路H_{A,m,3}に保持される。各読出回路R_{A,m}の容量部Cが初期状態であることから、この電圧値V_{A,m,3}は暗信号成分を含む。

[0083] 時刻 t_{11} から時刻 t_{12} までの期間は、Reset信号がローレベルであって、Trans信号がハイレベルであるので、フォトダイオードから配線L_{A,m}を経て流入する電荷が読出回路R_{A,m}の容量部Cに保持されて、その電荷量に応じた電圧値が読出回路R_{A,m}から出力される。時刻 t_{11} と時刻 t_{12} との間のある一定期間(ただし、LEDがON状態である間)に、Hold_{A,4}信号がハイレベルとなって、スイッチSW₁₄が閉じ、そのときの読出回路R_{A,m}の出力電圧値V_{A,m,4}が保持回路H_{A,m,4}に保持される。LEDがON状態であって、LED光及び背景光が光検出部10に入射したことに伴ってフォトダイオードで発生した電荷が読出回路R_{A,m}により読み出されるので、この電圧値V_{A,m,4}はLED光成分、背景光成分及び暗信号成分を含む。

[0084] 時刻 t_{12} から時刻 t_{13} までの期間は、Reset信号がハイレベルであって、Trans信号がハイレベルであるので、この期間では、読出回路R_{A,m}の容量部Cの電荷が放電されて初期状態とされる。また、Trans信号もハイレベルであるので、フォトダイオードPD_{A,m,1}〜PD_{A,m,N}に転送残りの電荷がある場合、その電荷も放電されて初期状態とさ

れる。時刻 t_{13} からフォトダイオード $PD_{A,m,1}$ ～ $PD_{A,m,N}$ に電荷蓄積が開始される。

[0085] 時刻 t_{13} から時刻 t_{20} までの期間は、Reset信号がハイレベルであって、Trans信号がローレベルであり、Hold $_{A,1}$ 信号、Hold $_{A,2}$ 信号、Hold $_{A,3}$ 信号及びHold $_{A,4}$ 信号それぞれがローレベルのままであるので、保持回路 $H_{A,m,1}$ ～ $H_{A,m,4}$ それぞれに保持される電圧値は、そのまま保持され続ける。この期間において、Reset' $_A$ 信号は、一定期間だけハイレベルなることをM回繰り返す。そして、Reset' $_A$ 信号が第m回のハイレベルの後のローレベルとなっている期間に、Shift $_{A,m}$ 信号が一定期間だけハイレベルとなる。

[0086] このShift $_{A,m}$ 信号が一定期間だけハイレベルとなることにより、保持回路 $H_{A,m,1}$ ～ $H_{A,m,4}$ と加減算回路 S'_A との間に設けられたスイッチ SW_{21} ～ SW_{24} それぞれが閉じて、保持回路 $H_{A,m,1}$ により保持されていた電圧値 $V_{A,m,1}$ が加減算回路 S'_A に入力し、保持回路 $H_{A,m,2}$ により保持されていた電圧値 $V_{A,m,2}$ が加減算回路 S'_A に入力し、保持回路 $H_{A,m,3}$ により保持されていた電圧値 $V_{A,m,3}$ が加減算回路 S'_A に入力し、保持回路 $H_{A,m,4}$ により保持されていた電圧値 $V_{A,m,4}$ が加減算回路 S'_A に入力する。そして、加減算回路 S'_A の出力端子から電圧値 $V_{A,m} = ((V_{A,m,3} - V_{A,m,4}) - (V_{A,m,1} - V_{A,m,2}))$ が出力される。

[0087] このようにして、第1信号処理部23から電圧値 $V_{A,1}$ ～ $V_{A,M}$ が順次に出 forceされて、複数の画素で構成された二次元配列における列方向の入射光強度分布が得られる。ここで得られる電圧値 $V_{A,m}$ は、背景光成分及び暗信号成分の双方が除去されて、LED光成分を高精度に表している。また、差 $(V_{A,m,3} - V_{A,m,4})$ 及び差 $(V_{A,m,1} - V_{A,m,2})$ それぞれを演算することにより、CMOS回路に特有の熱雑音(kTCノイズ)を抑制することができる。

[0088] なお、第2信号処理部33は、第1信号処理部23の上記動作期間と同じ期間に動作してもよいし、第1信号処理部23の上記動作期間と異なる期間に動作してもよい。ただし、第1信号処理部23及び第2信号処理部33それぞれで、Reset信号が共通であり、Trans信号も共通であり、Hold $_{A,1}$ 信号とHold $_{B,1}$ 信号とが互いに共通であり、Hold $_{A,2}$ 信号とHold $_{B,2}$ 信号とが互いに共通であり、Hold $_{A,3}$ 信号とHold $_{B,3}$ 信号とが互いに共通であり、Hold $_{A,4}$ 信号とHold $_{B,4}$ 信号とが互いに共通であるのが好ましい。こ

のような構成により、M個の読出回路 $R_{A,1} \sim R_{A,M}$ 及びN個の読出回路 $R_{B,1} \sim R_{B,N}$ は同一タイミングで動作し、M個の保持回路 $H_{A,1,1} \sim H_{A,M,1}$ 及びN個の保持回路 $H_{B,1,1} \sim H_{B,N,1}$ は同一タイミングで動作し、M個の保持回路 $H_{A,1,2} \sim H_{A,M,2}$ 及びN個の保持回路 $H_{B,1,2} \sim H_{B,N,2}$ は同一タイミングで動作し、M個の保持回路 $H_{A,1,3} \sim H_{A,M,3}$ 及びN個の保持回路 $H_{B,1,3} \sim H_{B,N,3}$ は同一タイミングで動作し、M個の保持回路 $H_{A,1,4} \sim H_{A,M,4}$ 及びN個の保持回路 $H_{B,1,4} \sim H_{B,N,4}$ は同一タイミングで動作する。したがって、画素の二次元配列における互いに直交する行方向及び列方向それぞれの入射光強度分布として同一タイミングのものを測定することができる。

[0089] 以上のように、第3実施例に係る光検出装置3では、第1信号処理部23に含まれるM個の読出回路 $R_{A,m}$ が同一タイミングで動作し、M個の保持回路 $H_{A,m,1}$ が同一タイミングで動作し、M個の保持回路 $H_{A,m,2}$ が同一タイミングで動作し、M個の保持回路 $H_{A,m,3}$ が同一タイミングで動作し、M個の保持回路 $H_{A,m,4}$ が同一タイミングで動作することができる。すなわち、第m行にあるN個のフォトダイオード $PD_{A,m,1} \sim PD_{A,m,N}$ を接続する配線 $L_{A,m}$ から出力される電荷を同一タイミングで読み出すことができる。第2信号処理部33でも同様である。したがって、第3実施例に係る光検出装置3は、入射光強度分布が時間的に変化する場合であっても同一タイミングで入射光強度分布を得ることができる。

[0090] (第4実施例)

次に、この発明に係る光検出装置の第4実施例について説明する。図17は、第4実施例に係る光検出装置4の概略構成を示す図である。図17に示されたように、光検出装置4は、光検出部10、信号処理部24及び制御部44を備える。光検出部10は、第1実施例と同様の構成を有する。信号処理部24は、M本の配線 $L_{A,1} \sim L_{A,M}$ により光検出部10と電氣的に接続されており、光検出部10内のフォトダイオードから配線 $L_{A,m}$ を経て転送される電荷を保持し、保持された電荷量に応じた電圧値 $V_{A,m}$ を出力するとともに、N本の配線 $L_{B,1} \sim L_{B,N}$ により光検出部10と電氣的に接続されており、光検出部10内のフォトダイオードから配線 $L_{B,n}$ を経て転送される電荷を保持し、保持された電荷量に応じた電圧値 $V_{B,n}$ を出力する。制御部44は、信号処理部24の動作を制御する。

[0091] 図18は、第4実施例に係る光検出装置4における信号処理部24の構成を示す図である。この光検出装置4において、信号処理部24は、M個の読出回路 $R_{A,1} \sim R_{A,M}$ 、M個の保持回路 $H_{A,1,1} \sim H_{A,M,1}$ 、M個の保持回路 $H_{A,1,2} \sim H_{A,M,2}$ 、M個の保持回路 $H_{A,1,3} \sim H_{A,M,3}$ 、M個の保持回路 $H_{A,1,4} \sim H_{A,M,4}$ 、N個の読出回路 $R_{B,1} \sim R_{B,N}$ 、N個の保持回路 $H_{B,1,1} \sim H_{B,N,1}$ 、N個の保持回路 $H_{B,1,2} \sim H_{B,N,2}$ 、N個の保持回路 $H_{B,1,3} \sim H_{B,N,3}$ 、N個の保持回路 $H_{B,1,4} \sim H_{B,N,4}$ 及び加減算回路 S'_A を含む。信号処理部24は、第3実施例に係る光検出装置3の第1信号処理部23及び第2信号処理部33の双方を含む構成と略同様であるが、加減算回路 S'_A 及び S'_B に替えて1個の加減算回路Sを有している点で相違する。なお、この図では、各スイッチの開閉を制御する信号線の表記を省略している。

[0092] 信号処理部24は、読出回路 $R_{A,m}$ から出力される電圧値を保持回路 $H_{A,m,1} \sim H_{A,m,4}$ のいずれかに保持し、読出回路 $R_{B,n}$ から出力される電圧値を保持回路 $H_{B,n,1} \sim H_{B,n,4}$ のいずれかに保持する。そして、加減算回路 S'_A は、保持回路 $H_{A,m,1}$ から出力される電圧値 $V_{A,m,1}$ と、保持回路 $H_{A,m,2}$ から出力される電圧値 $V_{A,m,2}$ と、保持回路 $H_{A,m,3}$ から出力される電圧値 $V_{A,m,3}$ と、保持回路 $H_{A,m,4}$ から出力される電圧値 $V_{A,m,4}$ とを入力し、これら電圧値の加減算値 $((V_{A,m,3} - V_{A,m,4}) - (V_{A,m,1} - V_{A,m,2}))$ を表す電圧値 $V_{A,m}$ を出力する。また、加減算回路 S'_B は、保持回路 $H_{B,n,1}$ から出力される電圧値 $V_{B,n,1}$ と、保持回路 $H_{B,n,2}$ から出力される電圧値 $V_{B,n,2}$ と、保持回路 $H_{B,n,3}$ から出力される電圧値 $V_{B,n,3}$ と、保持回路 $H_{B,n,4}$ から出力される電圧値 $V_{B,n,4}$ とを入力し、これら電圧値の加減算値 $((V_{B,n,3} - V_{B,n,4}) - (V_{B,n,1} - V_{B,n,2}))$ を表す電圧値 $V_{B,n}$ を出力する。

[0093] この第4実施例に係る光検出装置4の動作は、第3実施例に係る光検出装置3の動作と略同様であり、画素の二次元配列において互いに直交する行方向及び列方向それぞれの入射光強度分布として同一タイミングのものを測定することができる。ただし、光検出装置4では、1個の加減算回路Sから電圧値 $V_{A,1} \sim V_{A,M}$ 及び電圧値 $V_{B,1} \sim V_{B,N}$ が順次出力される。

[0094] 以上の本発明の説明から、本発明を様々に変形しうることは明らかである。そのような変形は、本発明の思想及び範囲から逸脱するものとは認められず、すべての当業者にとって自明である改良は、以下の請求の範囲に含まれるものである。

産業上の利用可能性

- [0095] この発明に係る光検出装置は、フォトダイオードをそれぞれ含む複数の画素がM行N列に二次元配列された光検出部を備えた光検出装置に関し、入射光強度分布が時間的に変化する場合であっても同一タイミングで入射光強度分布を得ることを可能にする。

請求の範囲

- [1] M行N列(M、Nは2以上の整数)に二次元配列されるとともに、それぞれが第1フォトダイオードPD_{A,m,n}及び第2フォトダイオードPD_{B,m,n}を有する複数の画素であって、前記二次元配列の第m行(mは1以上M以下の任意の整数)を構成する画素群に含まれるN個の第1フォトダイオードPD_{A,m,1}〜PD_{A,m,N}が配線L_{A,m}により電氣的に接続されるよう各行ごとに設けられた複数の配線L_{A,m}と、前記二次元配列の第n列(nは1以上N以下の任意の整数)を構成する画素群に含まれるM個の第2フォトダイオードPD_{B,1,n}〜PD_{B,M,n}が配線L_{B,n}により電氣的に接続されるよう各列ごとに設けられた複数の配線L_{B,n}とを有する光検出部と、そして、
- M個の読出回路R_{A,1}〜R_{A,M}及びN個の読出回路R_{B,1}〜R_{B,N}を含む信号処理部であって、前記配線L_{A,m}に接続された第1フォトダイオードPD_{A,m,n}で発生した電荷を読出回路R_{A,m}内に転送し、該読出回路R_{A,m}における電荷量に応じた電圧値を出力する一方、前記配線L_{B,n}に接続された第2フォトダイオードPD_{B,m,n}で発生した電荷を読出回路R_{B,n}内に転送し、該読出回路R_{B,n}における電荷量に応じた電圧値を出力する信号処理部とを備えた光検出装置。
- [2] 請求項1記載の光検出装置において、
- 前記読出回路R_{A,m}及び前記読出回路R_{B,n}のそれぞれは、電荷を保持する容量部と、前記容量部に保持されている電荷量に応じた電圧値を出力する増幅手段と、フォトダイオードで発生した電荷を前記容量部へ転送する転送手段と、前記容量部の電荷を放電する放電手段とを有する。
- [3] 請求項1記載の光検出装置において、
- 前記第1フォトダイオードPD_{A,m,n}及び前記第2フォトダイオードPD_{B,m,n}のそれぞれは、第1導電型の第1半導体領域と、該第1半導体領域との間でpn接合を形成するよう該第1半導体領域上に設けられた第2導電型の第2半導体領域と、該第2半導体領域との間でpn接合を形成するよう該第2半導体領域上に設けられた第1導電型の第3半導体領域とを有する。
- [4] 請求項1記載の光検出装置において、
- 前記第3半導体領域は前記第2半導体領域の周囲の上にも形成されている。

[5] 請求項1記載の光検出装置において、

前記信号処理部は、M個の保持回路 $H_{A,1,1} \sim H_{A,M,1}$ 、M個の保持回路 $H_{A,1,2} \sim H_{A,M,2}$ 、N個の保持回路 $H_{B,1,1} \sim H_{B,N,1}$ 、N個の保持回路 $H_{B,1,2} \sim H_{B,N,2}$ 、第1減算回路及び第2減算回路を更に含み、

前記保持回路 $H_{A,m,1}$ 及び保持回路 $H_{A,m,2}$ のいずれかは、前記読出回路 $R_{A,m}$ から出力される電圧値を保持し、

前記保持回路 $H_{B,n,1}$ 及び保持回路 $H_{B,n,2}$ のいずれかは、前記読出回路 $R_{B,n}$ から出力される電圧値を保持し、

前記第1減算回路は、前記保持回路 $H_{A,m,1}$ から出力される電圧値 $V_{A,m,1}$ と、前記保持回路 $H_{A,m,2}$ から出力される電圧値 $V_{A,m,2}$ とを入力し、これら電圧値の差($V_{A,m,1} - V_{A,m,2}$)を表す電圧値を出力し、そして、

前記第2減算回路は、前記保持回路 $H_{B,n,1}$ から出力される電圧値 $V_{B,n,1}$ と、前記保持回路 $H_{B,n,2}$ から出力される電圧値 $V_{B,n,2}$ とを入力し、これら電圧値の差($V_{B,n,1} - V_{B,n,2}$)を表す電圧値を出力する。

[6] 請求項1記載の光検出装置において、

前記信号処理部は、M個の保持回路 $H_{A,1,1} \sim H_{A,M,1}$ 、M個の保持回路 $H_{A,1,2} \sim H_{A,M,2}$ 、N個の保持回路 $H_{B,1,1} \sim H_{B,N,1}$ 、N個の保持回路 $H_{B,1,2} \sim H_{B,N,2}$ 及び減算回路を更に含み、

前記保持回路 $H_{A,m,1}$ 及び保持回路 $H_{A,m,2}$ のいずれかは、前記読出回路 $R_{A,m}$ から出力される電圧値を保持し、

前記保持回路 $H_{B,n,1}$ 及び保持回路 $H_{B,n,2}$ のいずれかは、前記読出回路 $R_{B,n}$ から出力される電圧値を保持し、

前記減算回路は、前記保持回路 $H_{A,m,1}$ から出力される電圧値 $V_{A,m,1}$ と、前記保持回路 $H_{A,m,2}$ から出力される電圧値 $V_{A,m,2}$ とを入力し、これら電圧値の差($V_{A,m,1} - V_{A,m,2}$)を表す電圧値を出力するとともに、前記保持回路 $H_{B,n,1}$ から出力される電圧値 $V_{B,n,1}$ と、前記保持回路 $H_{B,n,2}$ から出力される電圧値 $V_{B,n,2}$ とを入力し、これら電圧値の差($V_{B,n,1} - V_{B,n,2}$)を表す電圧値を出力する。

[7] 請求項1記載の光検出装置において、

前記信号処理部は、M個の保持回路 $H_{A,1,1} \sim H_{A,M,1}$ 、M個の保持回路 $H_{A,1,2} \sim H_{A,M,2}$ 、M個の保持回路 $H_{A,1,3} \sim H_{A,M,3}$ 、M個の保持回路 $H_{A,1,4} \sim H_{A,M,4}$ 、N個の保持回路 $H_{B,1,1} \sim H_{B,N,1}$ 、N個の保持回路 $H_{B,1,2} \sim H_{B,N,2}$ 、N個の保持回路 $H_{B,1,3} \sim H_{B,N,3}$ 、N個の保持回路 $H_{B,1,4} \sim H_{B,N,4}$ 、第1加減算回路及び第2加減算回路を更に含み、

前記保持回路 $H_{A,m,1}$ 、保持回路 $H_{A,m,2}$ 、保持回路 $H_{A,m,3}$ 及び保持回路 $H_{A,m,4}$ のいずれかは、前記読出回路 $R_{A,m}$ から出力される電圧値を保持し、

前記保持回路 $H_{B,n,1}$ 、保持回路 $H_{B,n,2}$ 、保持回路 $H_{B,n,3}$ 及び保持回路 $H_{B,n,4}$ のいずれかは、前記読出回路 $R_{B,n}$ から出力される電圧値を保持し、

前記第1加減算回路は、前記保持回路 $H_{A,m,1}$ から出力される電圧値 $V_{A,m,1}$ と、前記保持回路 $H_{A,m,2}$ から出力される電圧値 $V_{A,m,2}$ と、前記保持回路 $H_{A,m,3}$ から出力される電圧値 $V_{A,m,3}$ と、前記保持回路 $H_{A,m,4}$ から出力される電圧値 $V_{A,m,4}$ とを入力し、これら電圧値の加減算値 $((V_{A,m,3} - V_{A,m,4}) - (V_{A,m,1} - V_{A,m,2}))$ を表す電圧値を出力し、そして、

前記第2加減算回路は、前記保持回路 $H_{B,n,1}$ から出力される電圧値 $V_{B,n,1}$ と、前記保持回路 $H_{B,n,2}$ から出力される電圧値 $V_{B,n,2}$ と、前記保持回路 $H_{B,n,3}$ から出力される電圧値 $V_{B,n,3}$ と、前記保持回路 $H_{B,n,4}$ から出力される電圧値 $V_{B,n,4}$ とを入力し、これら電圧値の加減算値 $((V_{B,n,3} - V_{B,n,4}) - (V_{B,n,1} - V_{B,n,2}))$ を表す電圧値を出力する。

[8] 請求項1記載の光検出装置において、

前記信号処理部は、M個の保持回路 $H_{A,1,1} \sim H_{A,M,1}$ 、M個の保持回路 $H_{A,1,2} \sim H_{A,M,2}$ 、M個の保持回路 $H_{A,1,3} \sim H_{A,M,3}$ 、M個の保持回路 $H_{A,1,4} \sim H_{A,M,4}$ 、N個の保持回路 $H_{B,1,1} \sim H_{B,N,1}$ 、N個の保持回路 $H_{B,1,2} \sim H_{B,N,2}$ 、N個の保持回路 $H_{B,1,3} \sim H_{B,N,3}$ 、N個の保持回路 $H_{B,1,4} \sim H_{B,N,4}$ 及び加減算回路を更に含み、

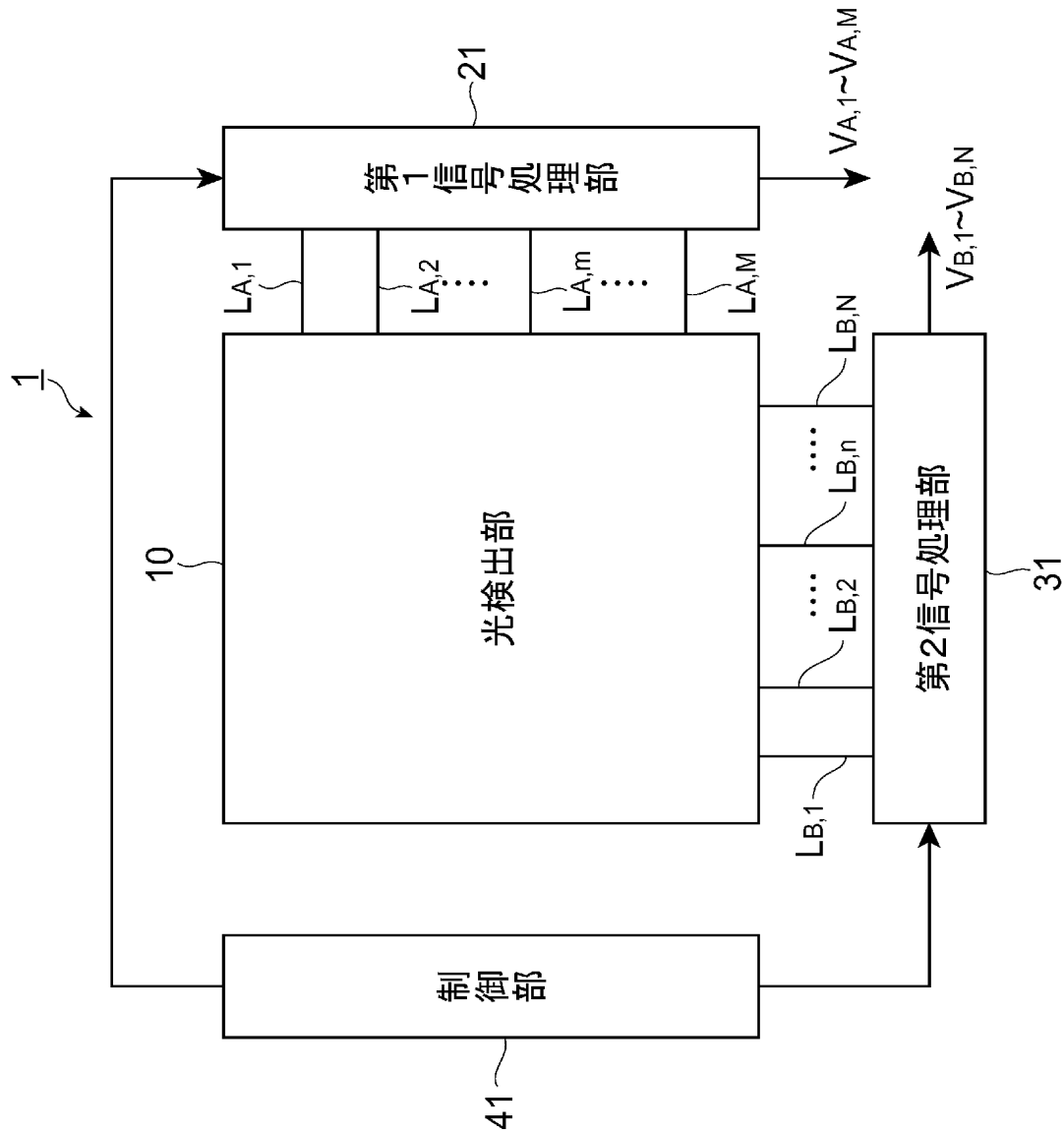
前記保持回路 $H_{A,m,1}$ 、保持回路 $H_{A,m,2}$ 、保持回路 $H_{A,m,3}$ 及び保持回路 $H_{A,m,4}$ のいずれかは、前記読出回路 $R_{A,m}$ から出力される電圧値を保持し、

前記保持回路 $H_{B,n,1}$ 、保持回路 $H_{B,n,2}$ 、保持回路 $H_{B,n,3}$ 及び保持回路 $H_{B,n,4}$ のいずれかは、前記読出回路 $R_{B,n}$ から出力される電圧値を保持し、そして、

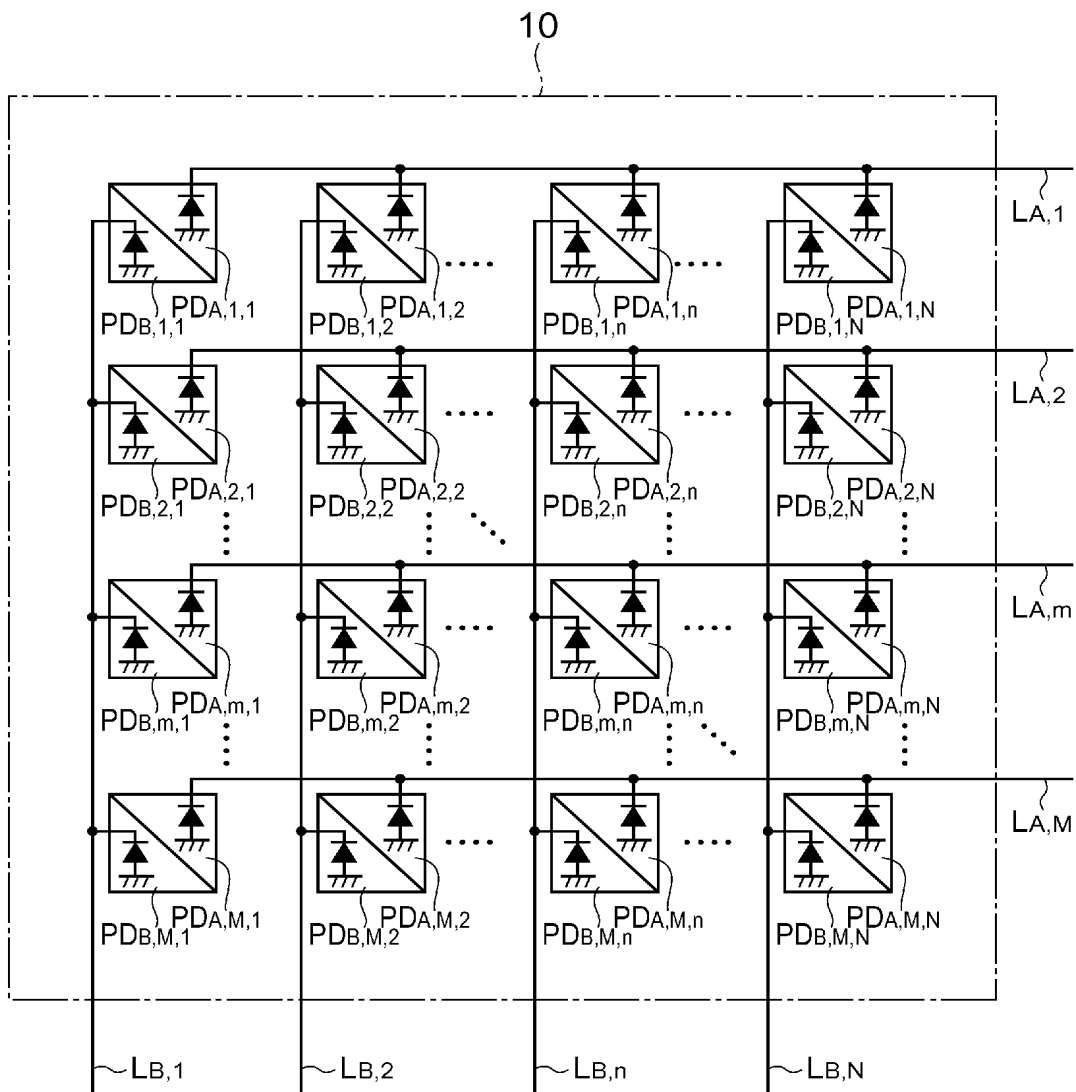
前記加減算回路は、前記保持回路 $H_{A,m,1}$ から出力される電圧値 $V_{A,m,1}$ と、前記保持回路 $H_{A,m,2}$ から出力される電圧値 $V_{A,m,2}$ と、前記保持回路 $H_{A,m,3}$ から出力される電圧

値 $V_{A,m,3}$ と、前記保持回路 $H_{A,m,4}$ から出力される電圧値 $V_{A,m,4}$ とを入力し、これら電圧値の加減算値 $((V_{A,m,3} - V_{A,m,4}) - (V_{A,m,1} - V_{A,m,2}))$ を表す電圧値を出力するとともに、前記保持回路 $H_{B,n,1}$ から出力される電圧値 $V_{B,n,1}$ と、前記保持回路 $H_{B,n,2}$ から出力される電圧値 $V_{B,n,2}$ と、前記保持回路 $H_{B,n,3}$ から出力される電圧値 $V_{B,n,3}$ と、前記保持回路 $H_{B,n,4}$ から出力される電圧値 $V_{B,n,4}$ とを入力し、これら電圧値の加減算値 $((V_{B,n,3} - V_{B,n,4}) - (V_{B,n,1} - V_{B,n,2}))$ を表す電圧値を出力する。

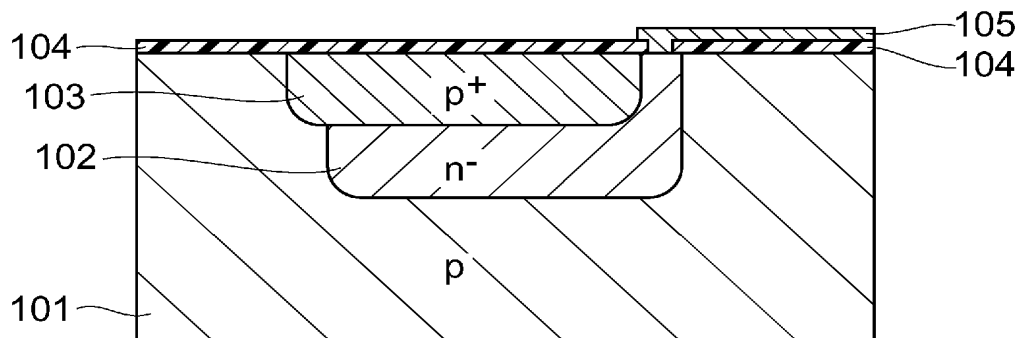
[図1]



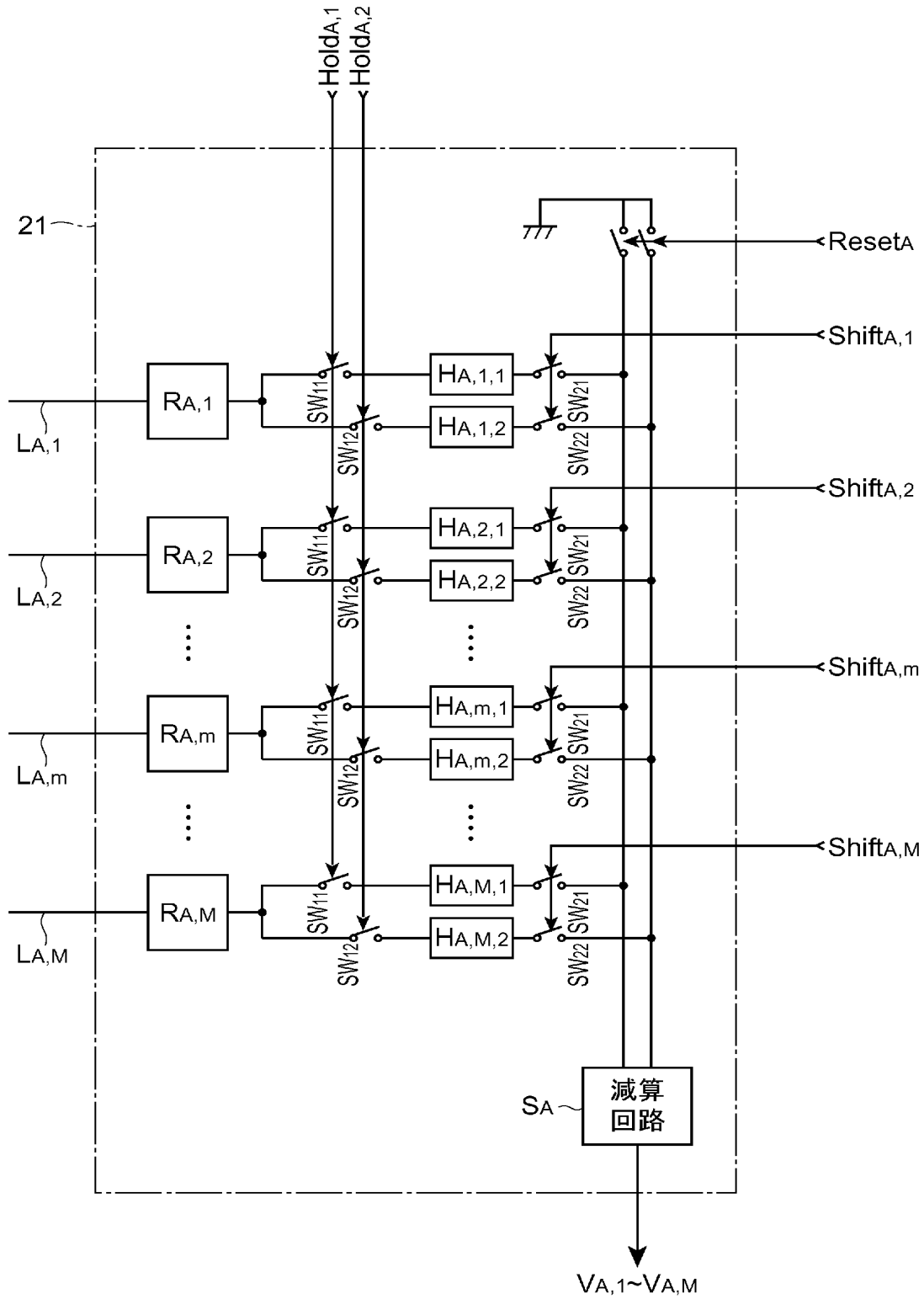
[図2]



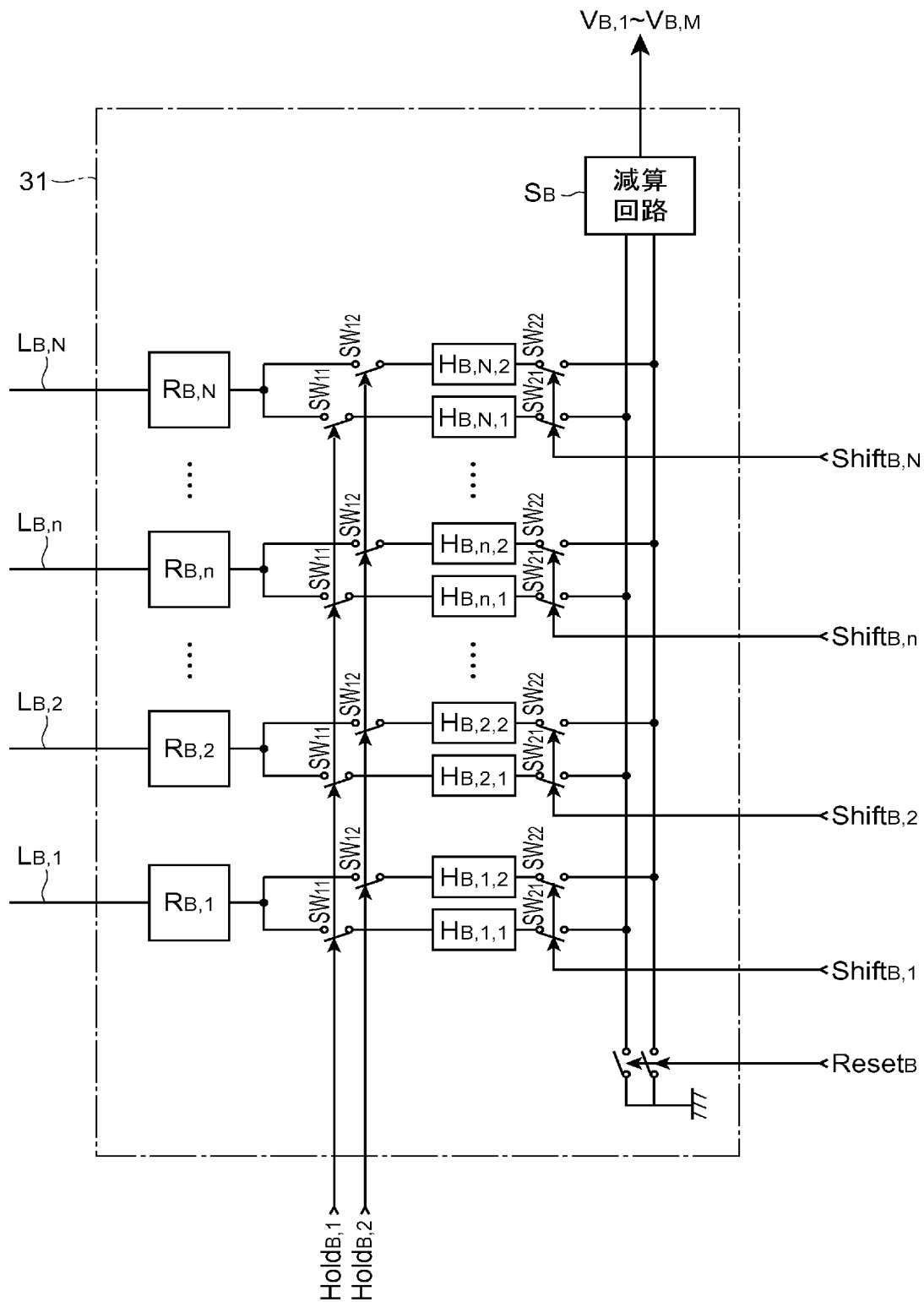
[図3]



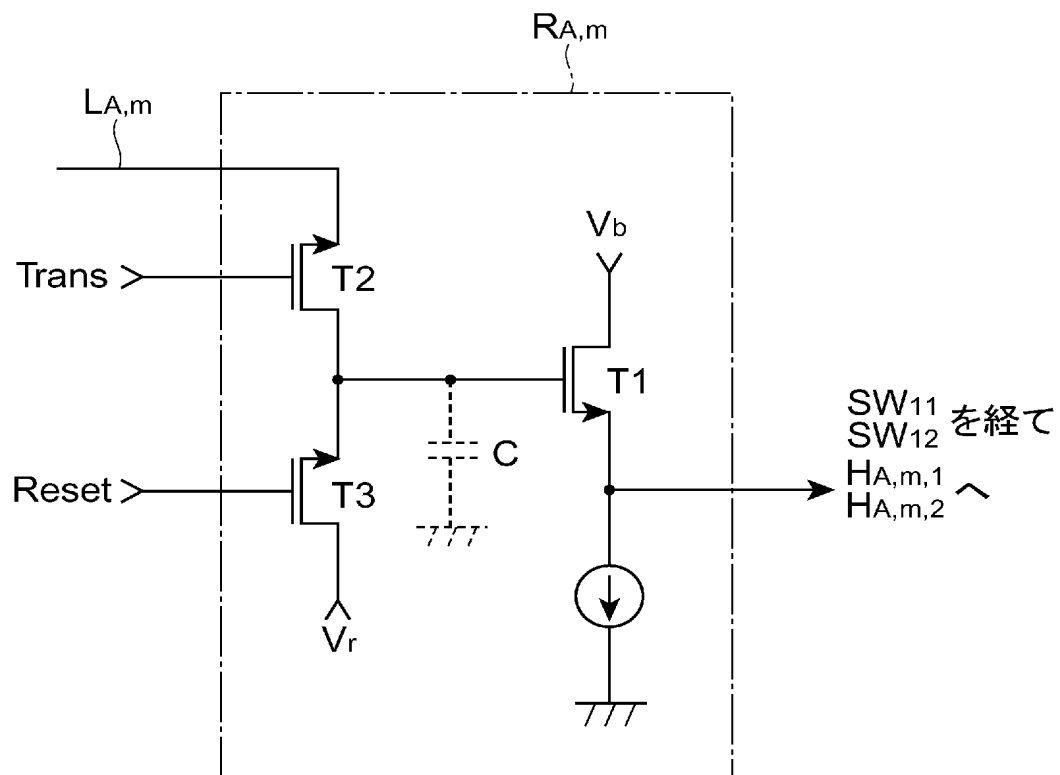
[図4]



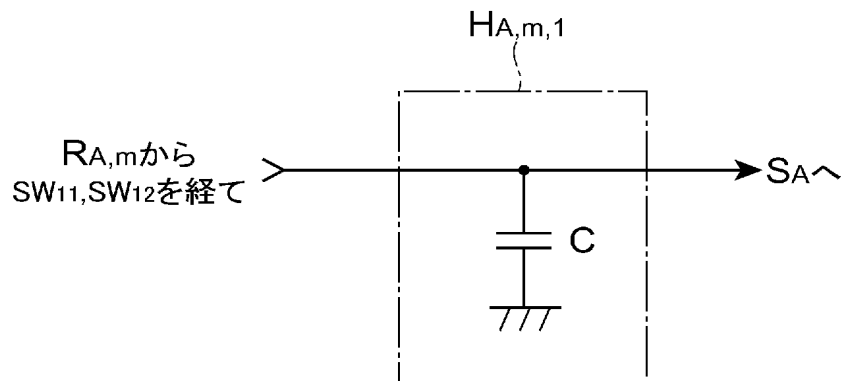
[図5]



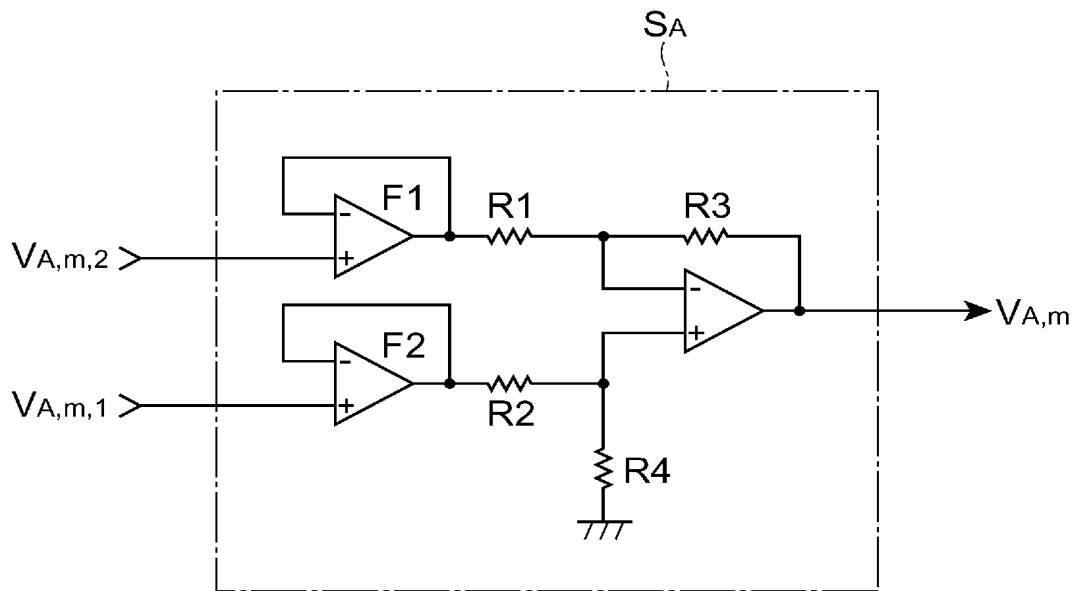
[図6]



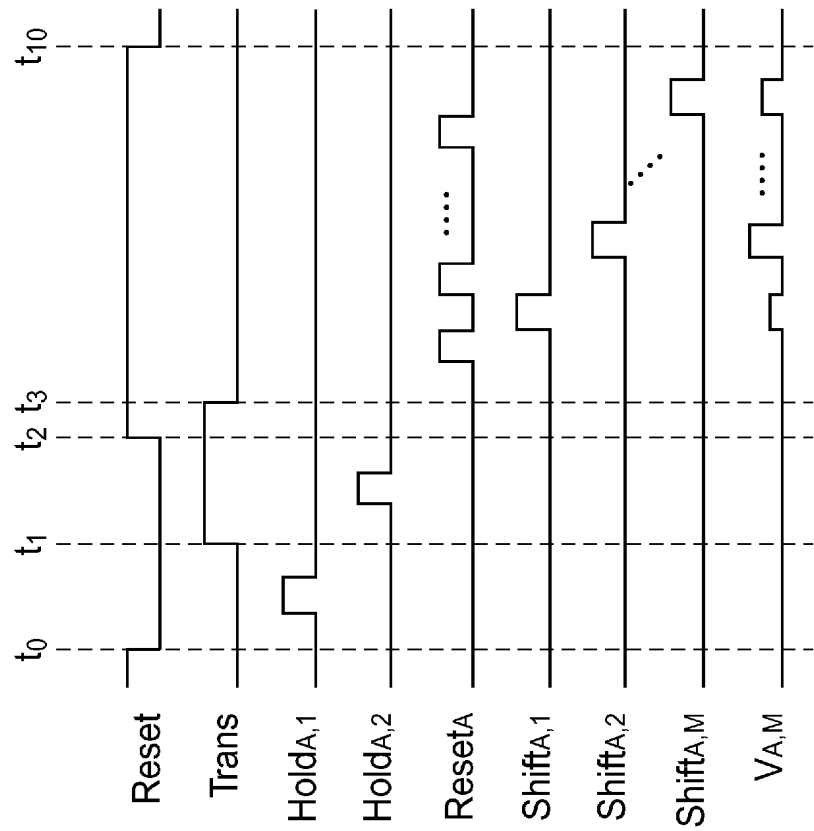
[図7]



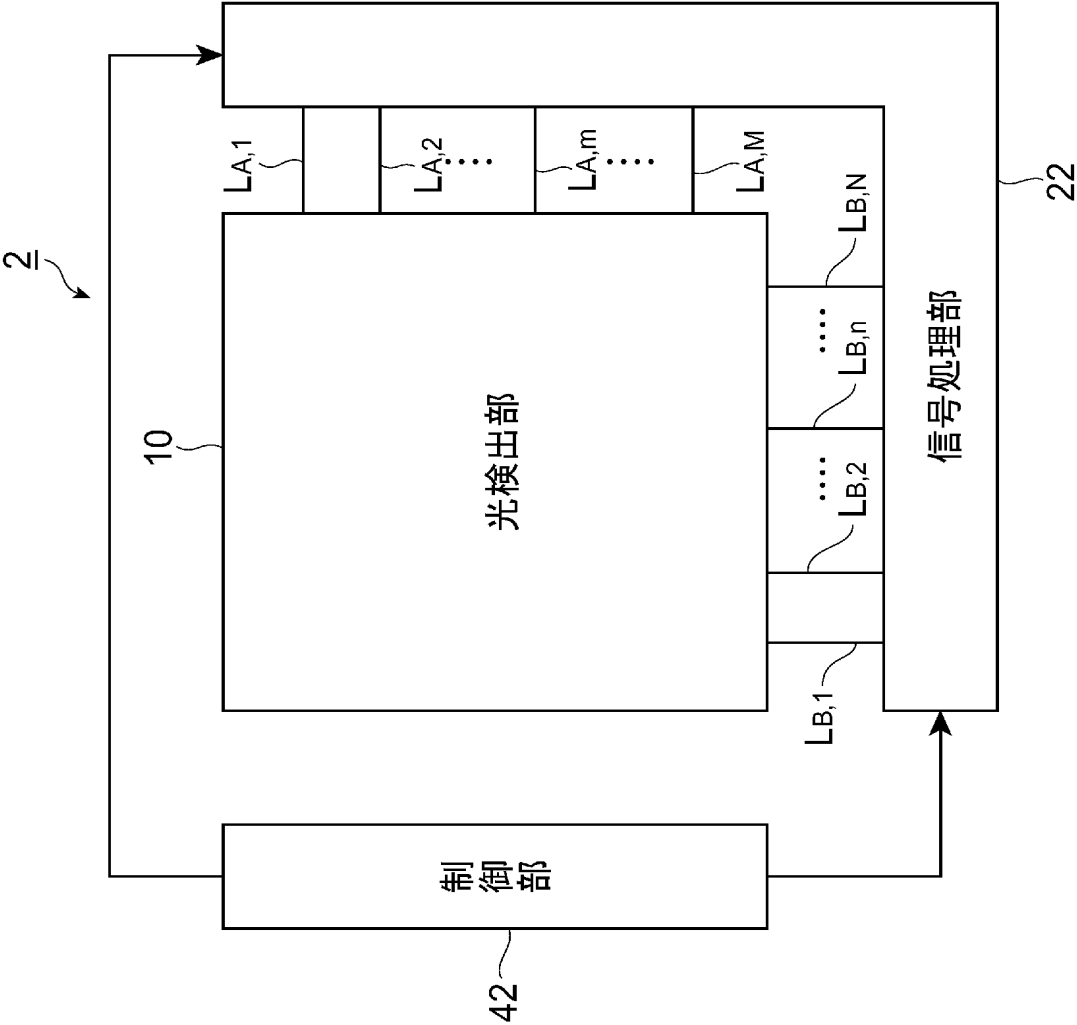
[図8]



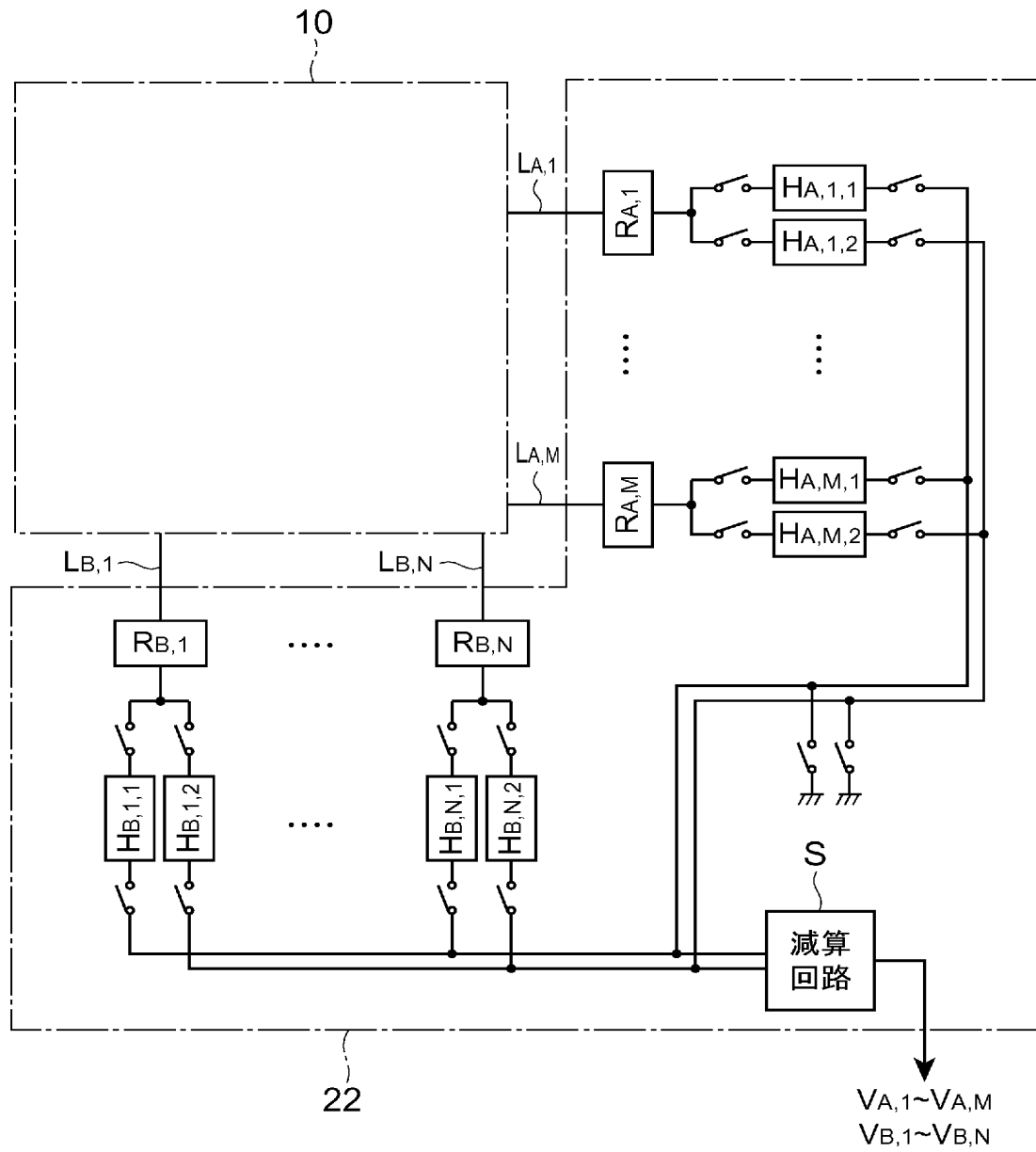
[図9]



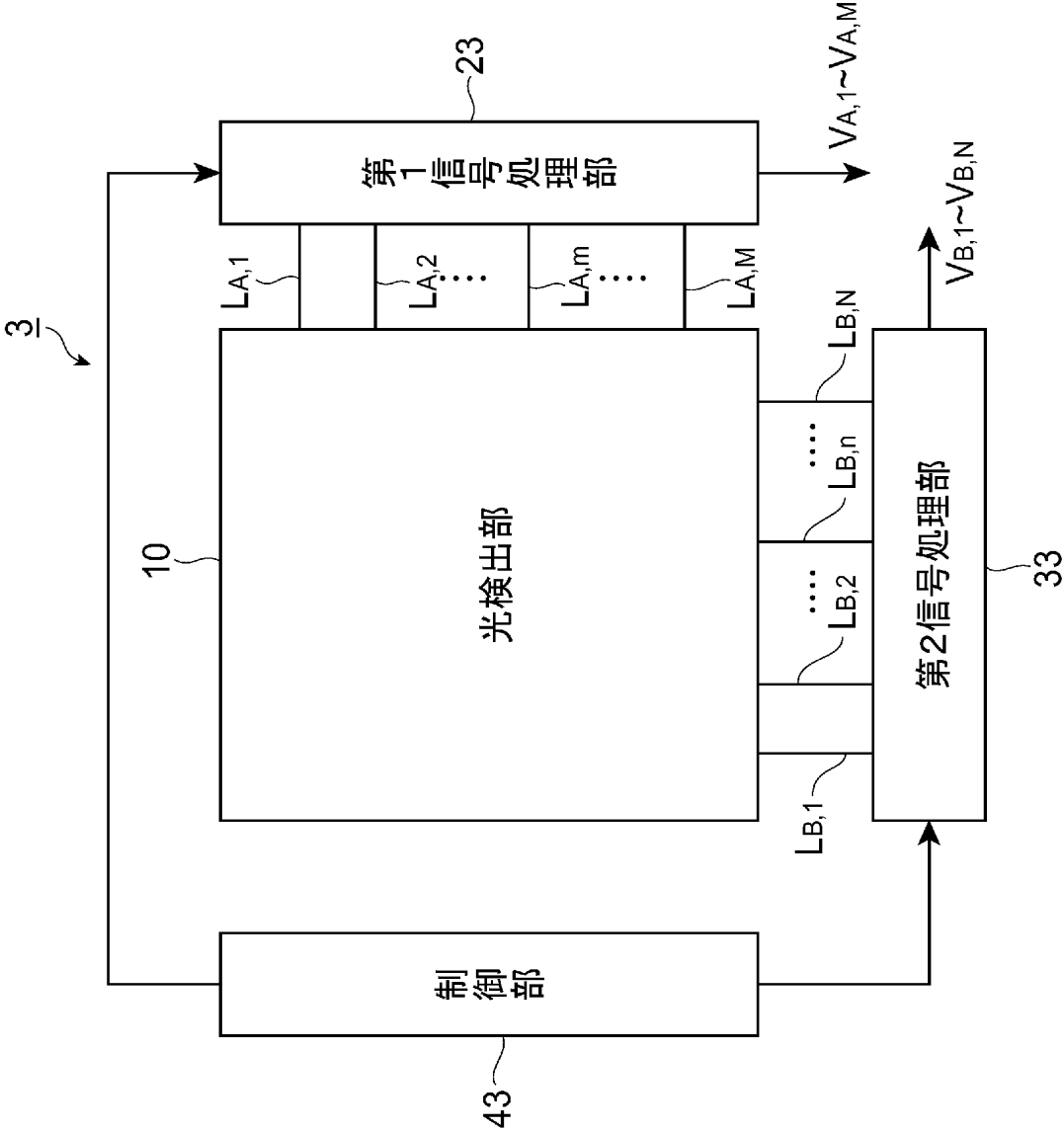
[図10]



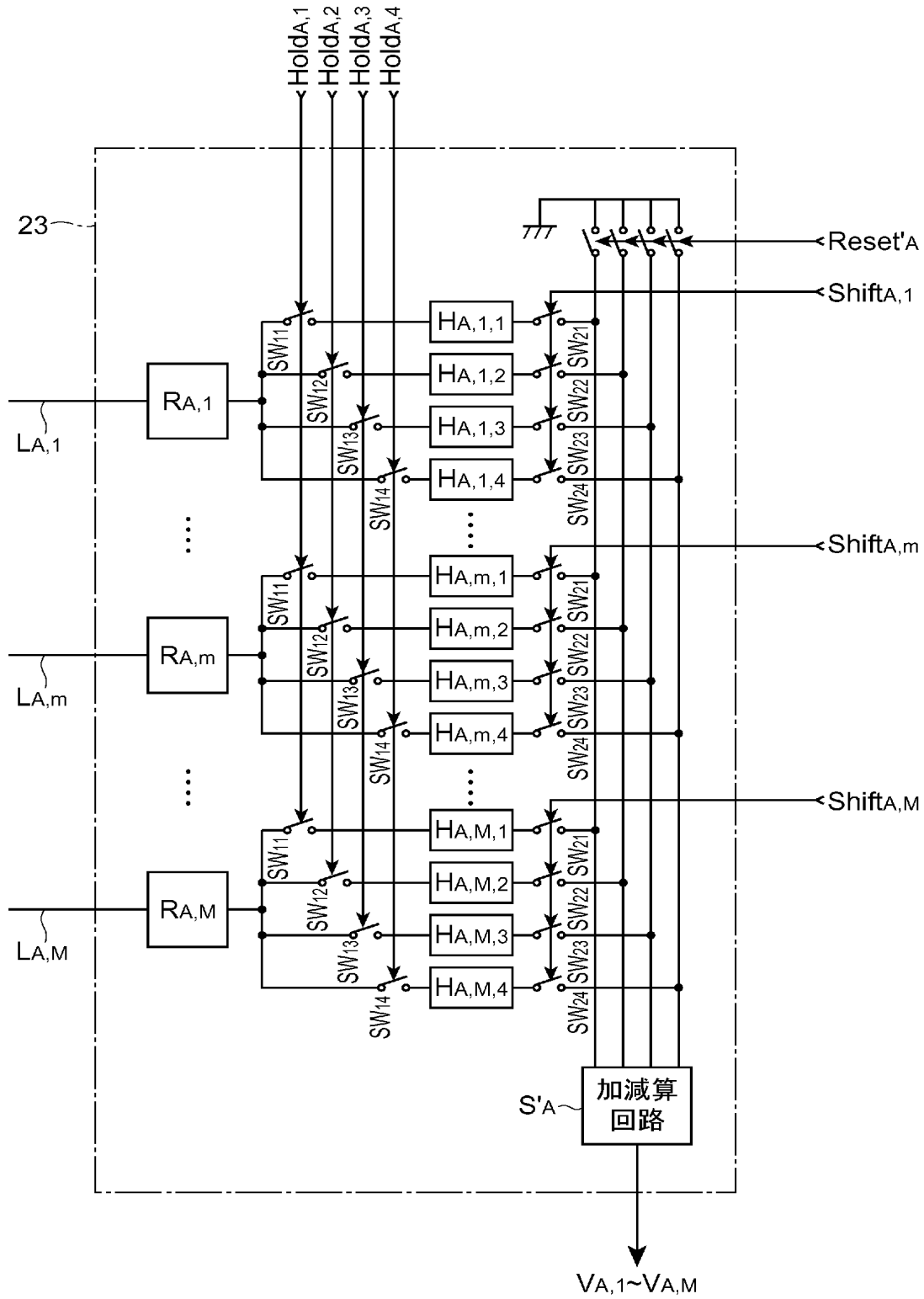
[図11]



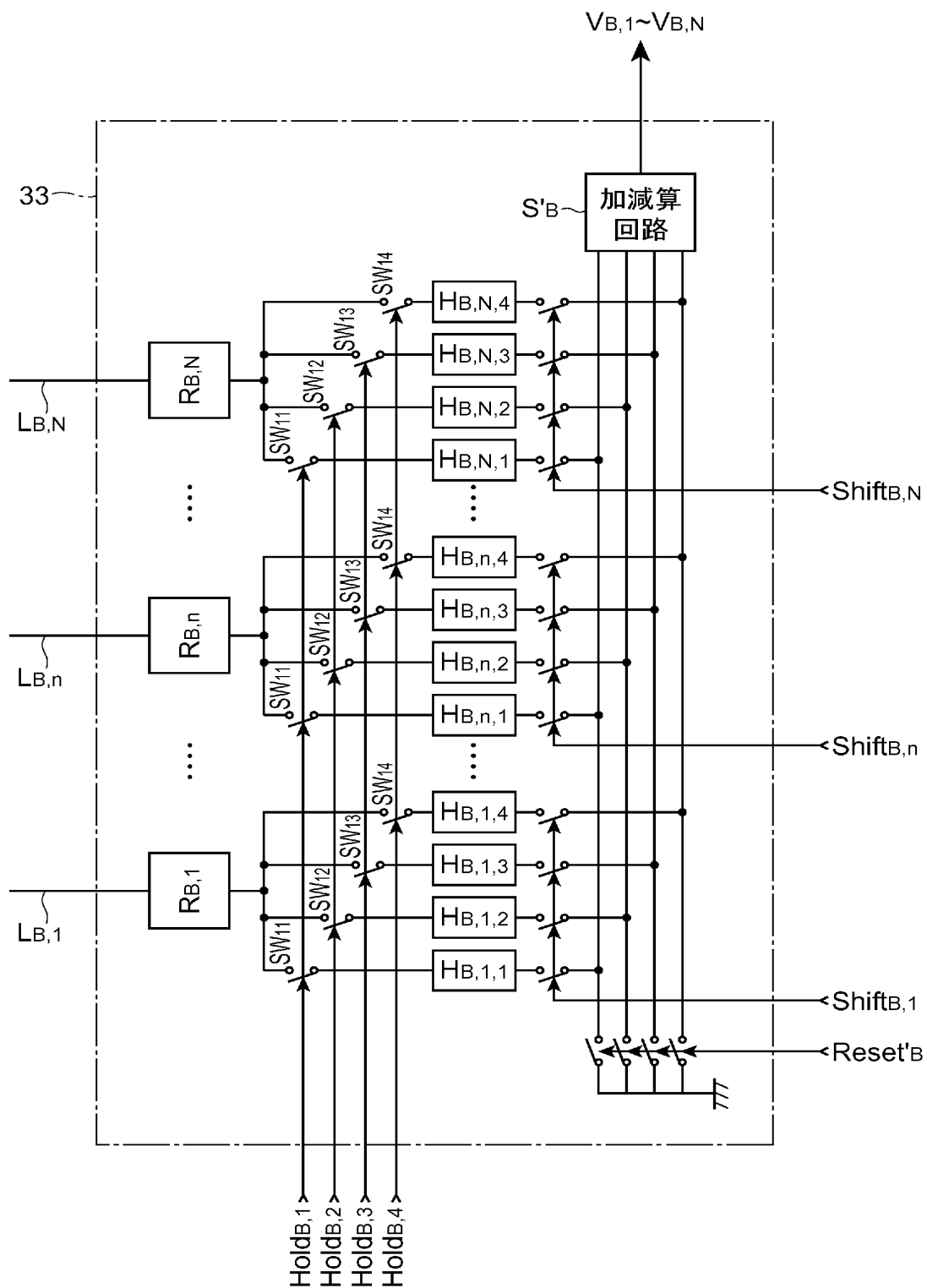
[図12]



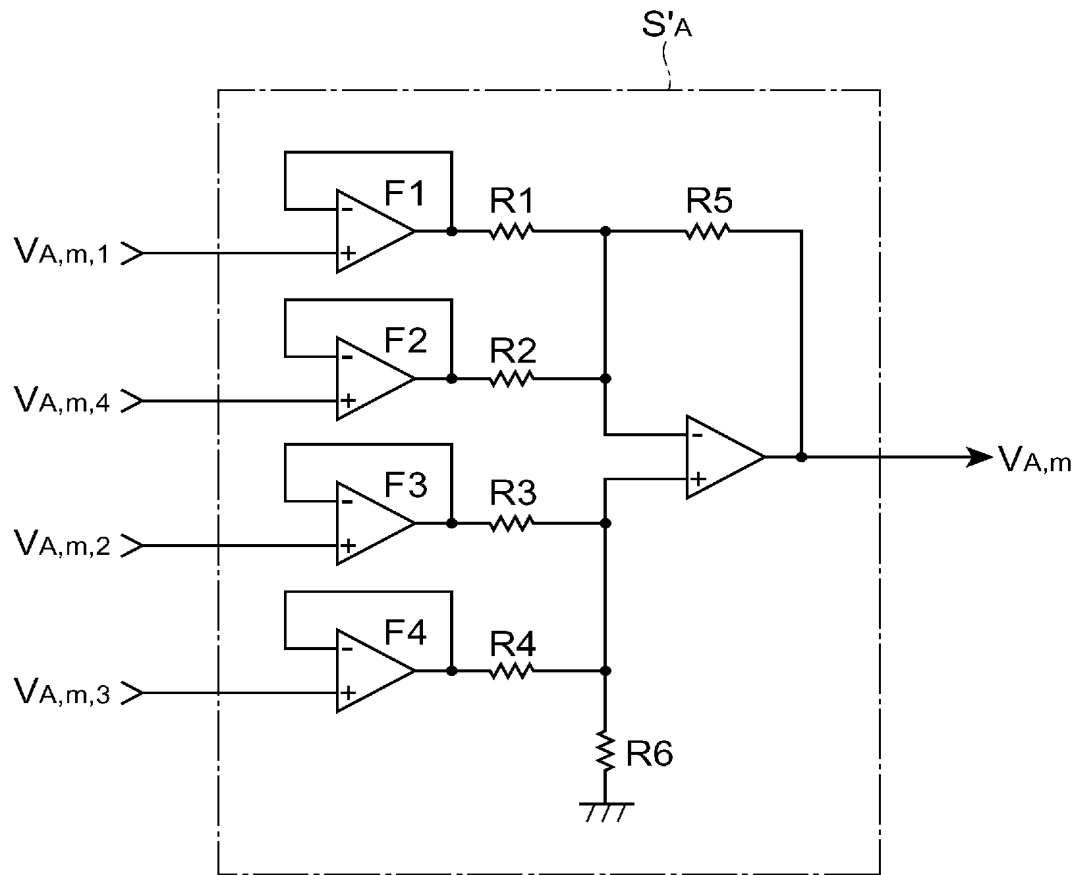
[図13]



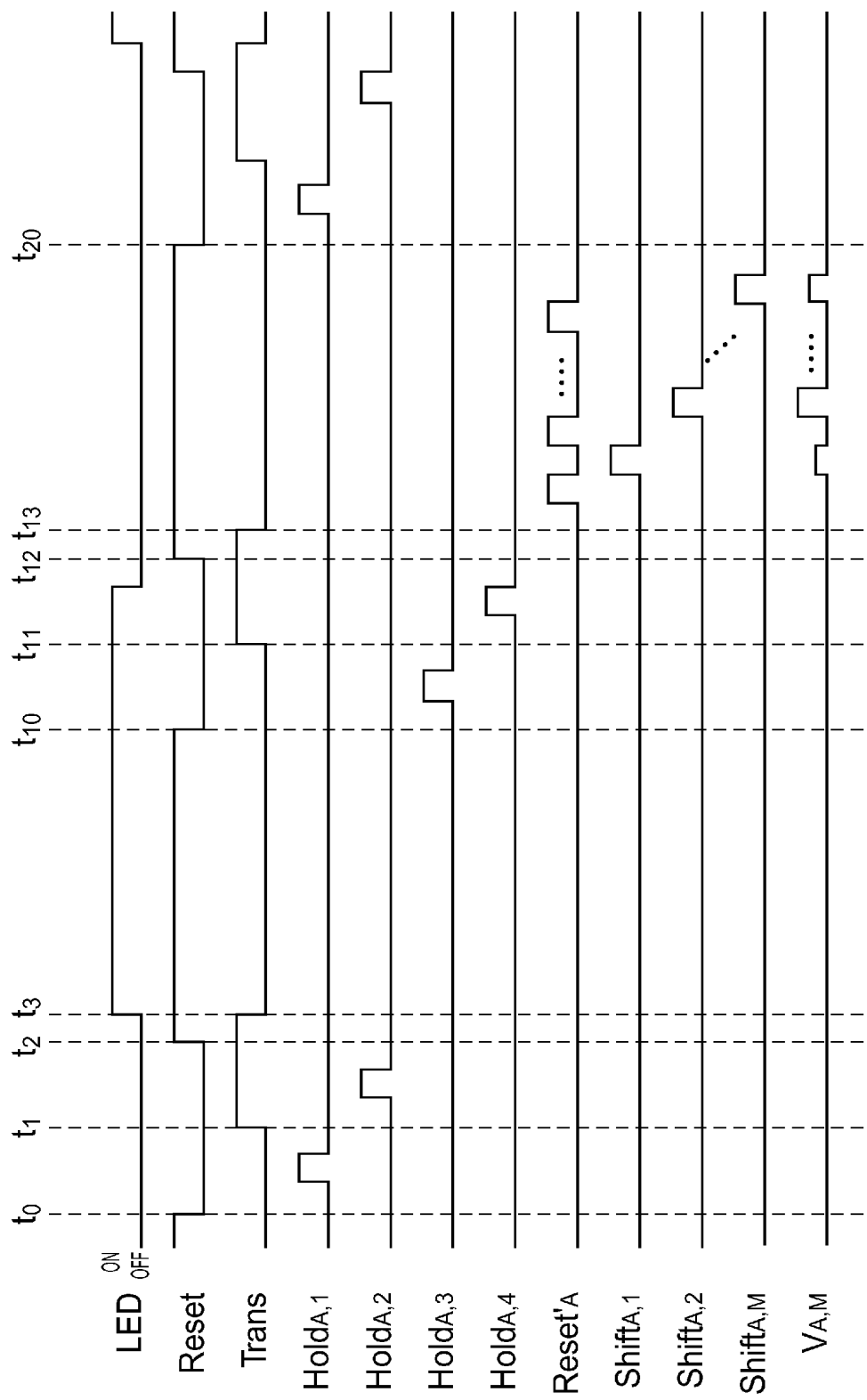
[図14]



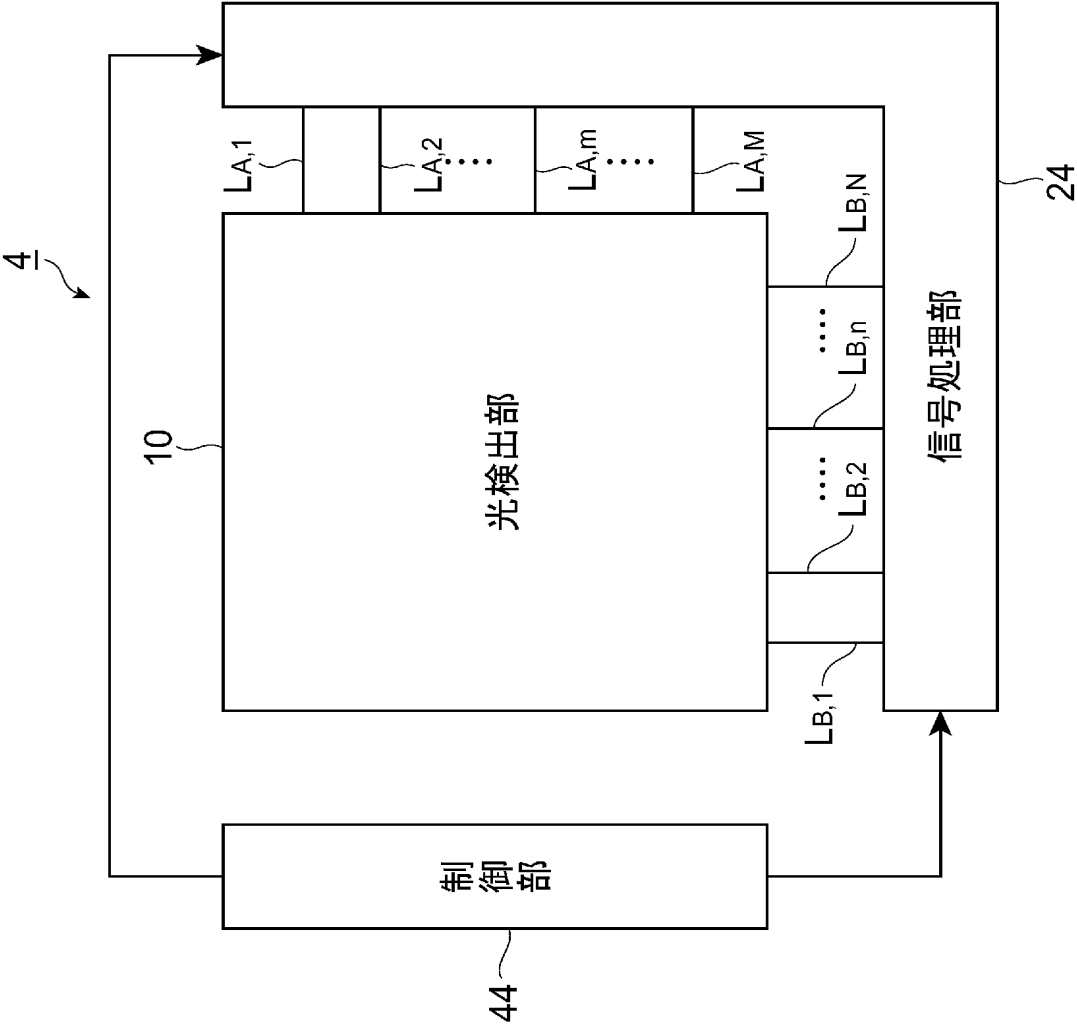
[図15]



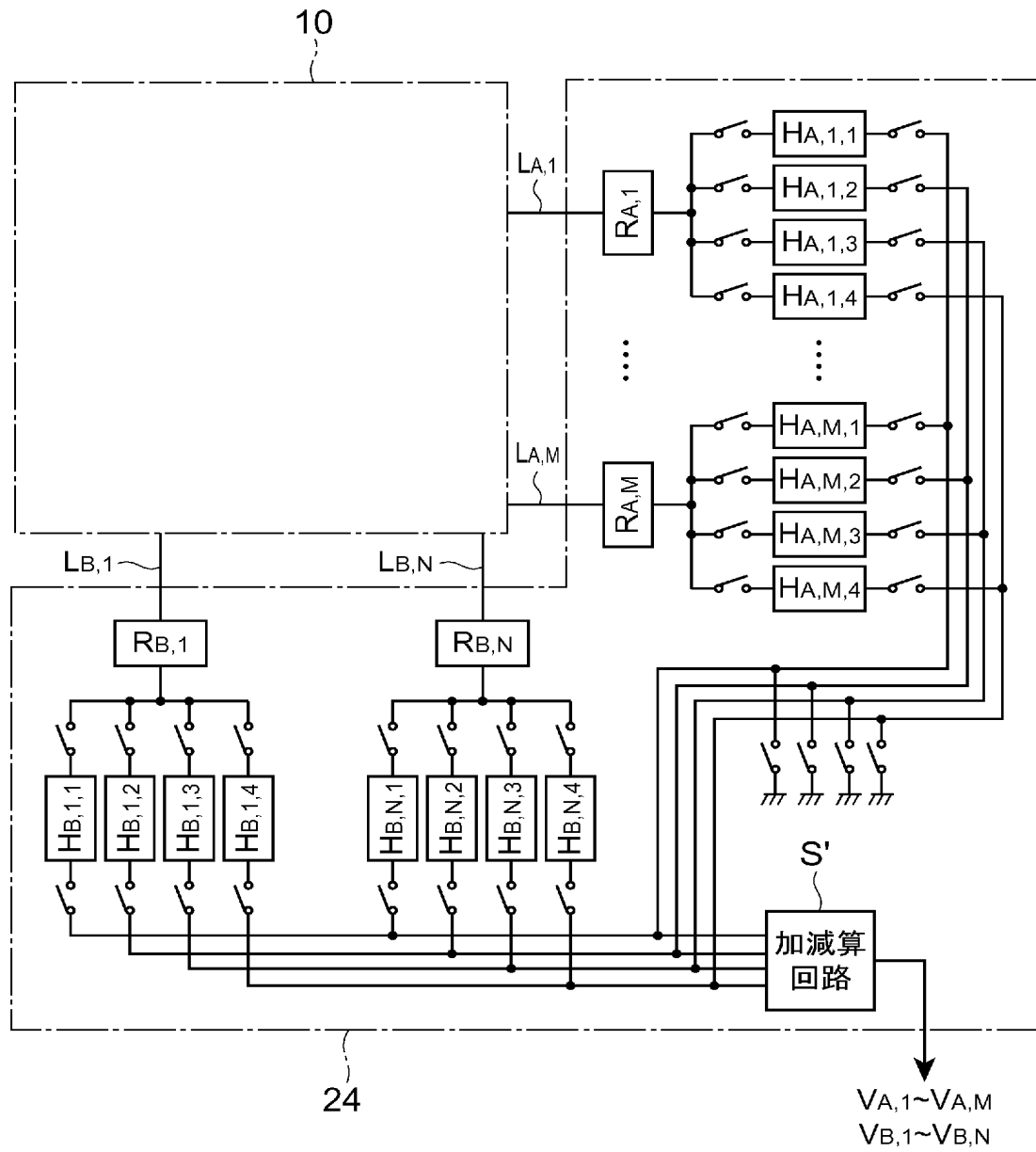
[図16]



[図17]



[図18]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/001356

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ G01J1/44, G01B11/00, H01L27/146, H01L31/10, H04N5/335

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ G01J1/42-1/46, G01J1/02, G01B11/00-11/30, G01T1/24,
H01L27/14-27/146, H01L31/00-31/02, H01L31/08-31/10, H04N5/30-5/335

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005
Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 8-330560 A (Hamamatsu Photonics Kabushiki Kaisha), 13 December, 1996 (13.12.96), Par. No. [0002]; Fig. 2 (Family: none)	1-2 3, 5-6 4, 7-8
Y A	JP 8-3305060 A (Hamamatsu Photonics Kabushiki Kaisha), 13 December, 1996 (13.12.96), Par. No. [0002]; Fig. 2 (Family: none)	3 4
Y A	JP 4-341062 A (Nippon Steel Corp.), 27 November, 1992 (27.11.92), Full text; Figs. 1 to 19 (Family: none)	5-6 7-8



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

02 May, 2005 (02.05.05)

Date of mailing of the international search report

24 May, 2005 (24.05.05)

Name and mailing address of the ISA/

Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/001356

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2003/049190 A1 (Hamamatsu Photonics Kabushiki Kaisha), 12 June, 2003 (12.06.03), Full text; Figs. 1 to 26 & EP 1453098 A1	1-8
A	JP 2003-219278 A (Hamamatsu Photonics Kabushiki Kaisha), 31 July, 2003 (31.07.03), Full text; Figs. 1 to 7 (Family: none)	1-8
A	JP 2001-346104 A (Nikon Corp.), 14 December, 2001 (14.12.01), Full text; Figs. 1 to 9 (Family: none)	1-8
A	JP 5-95514 A (Olympus Optical Co., Ltd.), 16 April, 1993 (16.04.93), Full text; Figs. 1 to 6 (Family: none)	1-8
A	JP 4-369268 A (Hitachi, Ltd.), 22 December, 1992 (22.12.92), Full text; Figs. 1 to 7 (Family: none)	1-8
E, A	JP 2005-33722 A (Hamamatsu Photonics Kabushiki Kaisha), 03 February, 2005 (03.02.05), Full text; Figs. 1 to 9 (Family: none)	1-8

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.⁷ G01J 1/44, G01B 11/00, H01L 27/146, H01L 31/10, H04N 5/335

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.⁷ G01J 1/42-1/46, G01J 1/02, G01B 11/00-11/30, G01T 1/24,
H01L 27/14-27/146, H01L 31/00-31/02, H01L 31/08-31/10,
H04N 5/30-5/335

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 8-330560 A (浜松ホトニクス株式会社) 1996. 12. 13, 段落番号【0002】, 第2図 (ファミリーなし)	1-2
Y		3, 5-6
A		4, 7-8

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

02.05.2005

国際調査報告の発送日

24.05.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

平田 佳規

2W

9807

電話番号 03-3581-1101 内線 3290

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 8-330560 A (浜松ホトニクス株式会社) 1996. 12. 13, 段落番号【0002】, 第2図 (ファミリーなし)	3
A		4
Y	J P 4-341062 A (新日本製鐵株式会社) 1992. 11. 27, 全文, 第1-19図 (ファミリーなし)	5-6
A		7-8
A	WO 2003/049190 A1 (浜松ホトニクス株式会社) 2003. 06. 12, 全文, 第1-26図 & EP 1453098 A1	1-8
A	J P 2003-219278 A (浜松ホトニクス株式会社) 2003. 07. 31, 全文, 第1-7図 (ファミリーなし)	1-8
A	J P 2001-346104 A (株式会社ニコン) 2001. 12. 14, 全文, 第1-9図 (ファミリーなし)	1-8
A	J P 5-95514 A (オリンパス光学工業株式会社) 1993. 04. 16, 全文, 第1-6図 (ファミリーなし)	1-8
A	J P 4-369268 A (株式会社日立製作所) 1992. 12. 22, 全文, 第1-7図 (ファミリーなし)	1-8
E, A	J P 2005-33722 A (浜松ホトニクス株式会社) 2005. 02. 03, 全文, 第1-9図 (ファミリーなし)	1-8